

Tema 7: Familias Lógicas.

Contenidos

7.1 Objetivos

7.2 Curva de Transferencia y Respuesta Temporal

7.3 Familia RTL

7.4 Familia TTL. NAND-2

7.5 Familia NMOS

7.6 Familia CMOS

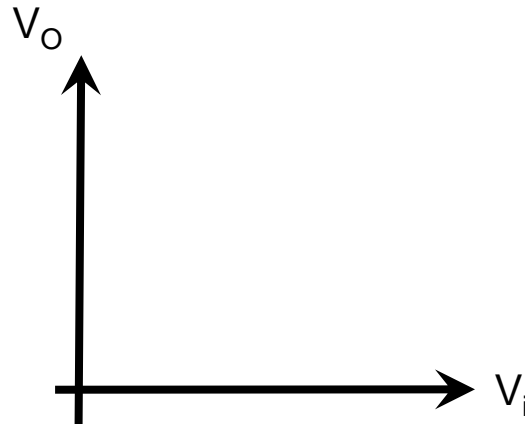
7.1 Objetivos

Las distintas puertas y elementos de memoria que se han usado en circuitos digitales están diseñados en base a transistores de todo tipo y diodos.

El objetivo de este tema es aprender a analizar y diseñar distintas puertas lógicas usando diferentes tipos de tecnologías (Transistores)

7.2 Curva de Transferencia y Respuesta Temporal

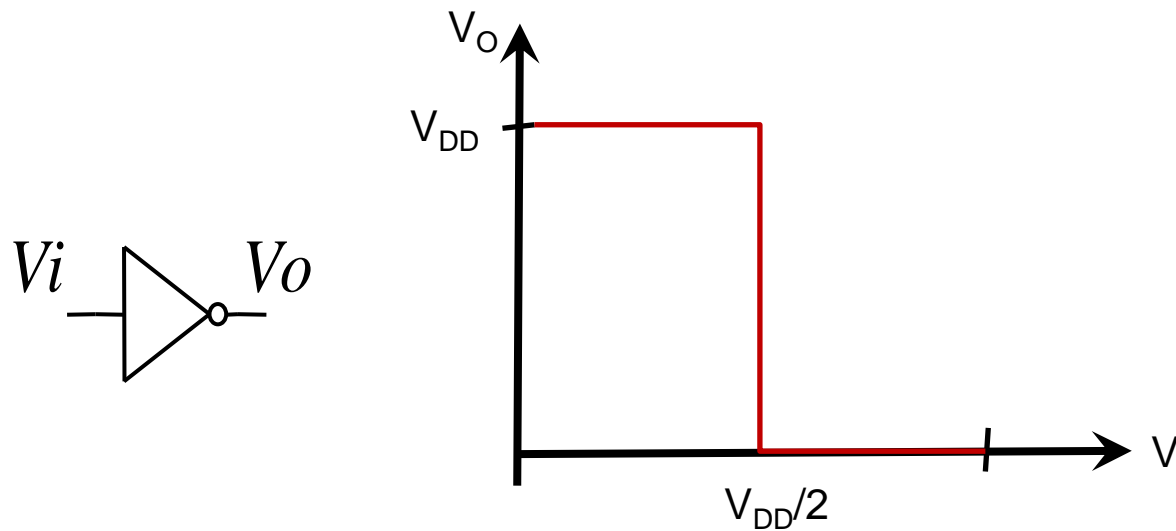
Es la representación gráfica de la tensión de salida en función de la tensión de entrada.



7.2.1 Curva de Transferencia Ideal

Es la curva de transferencia que se esperaría encontrar en el caso de funcionamiento ideal de una puerta lógica

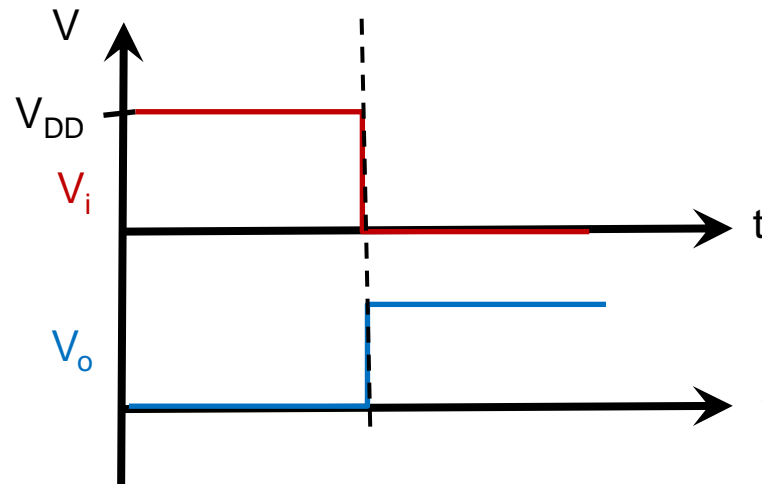
Para un inversor esperaríamos encontrar algo como esto:



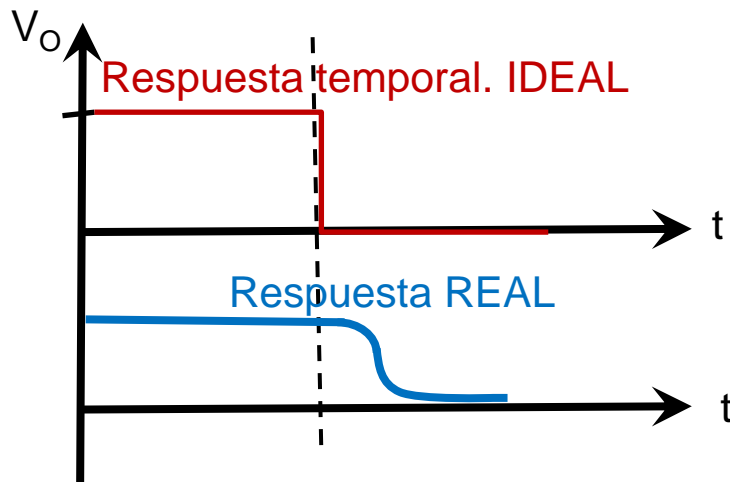
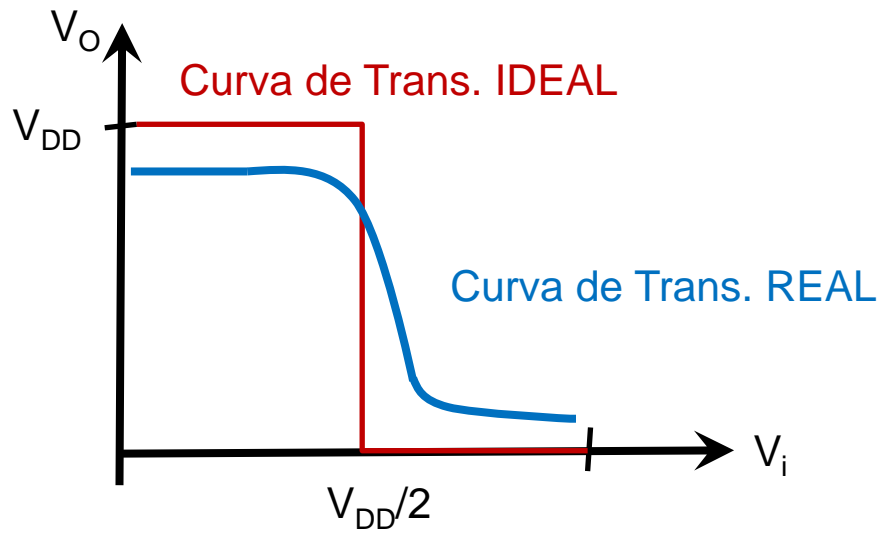
7.2.2 Curva de Respuesta Temporal

Es la curva que muestra, para una puerta lógica, la tensión de salida en función del tiempo cuando cambian las entradas en el tiempo

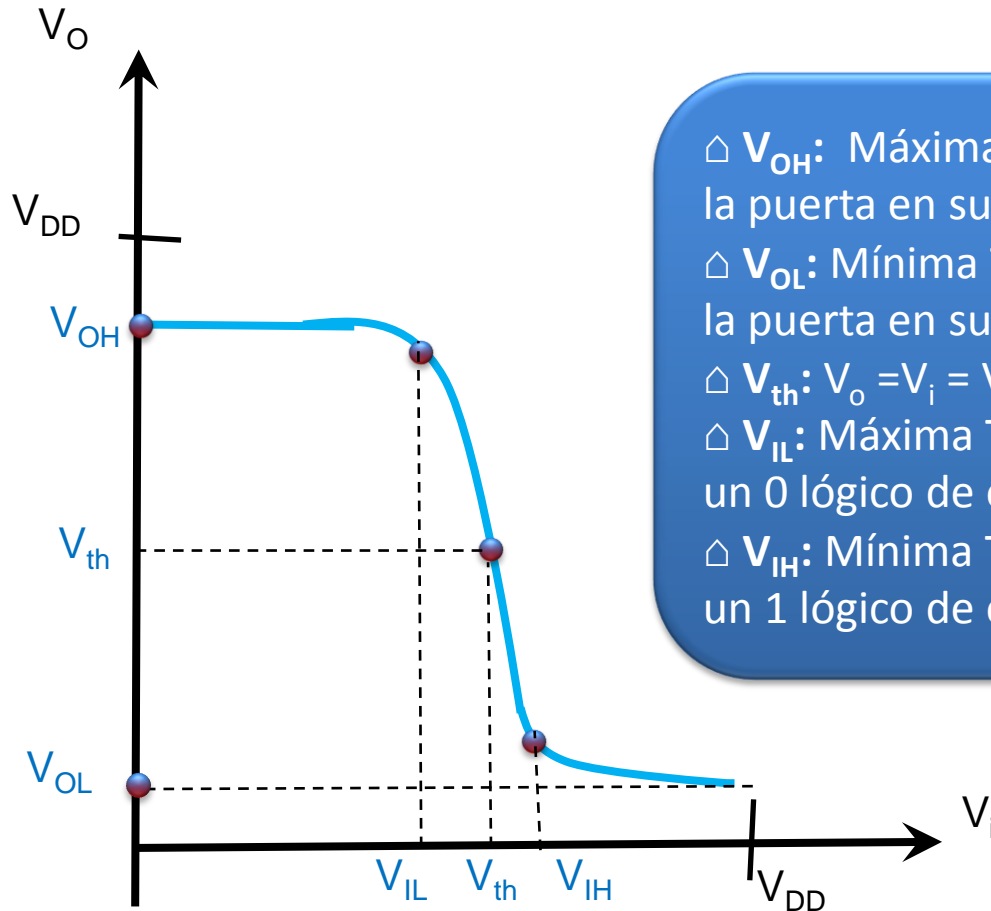
Para un inversor esperaríamos encontrar algo como esto:



7.2.2 Curvas Reales

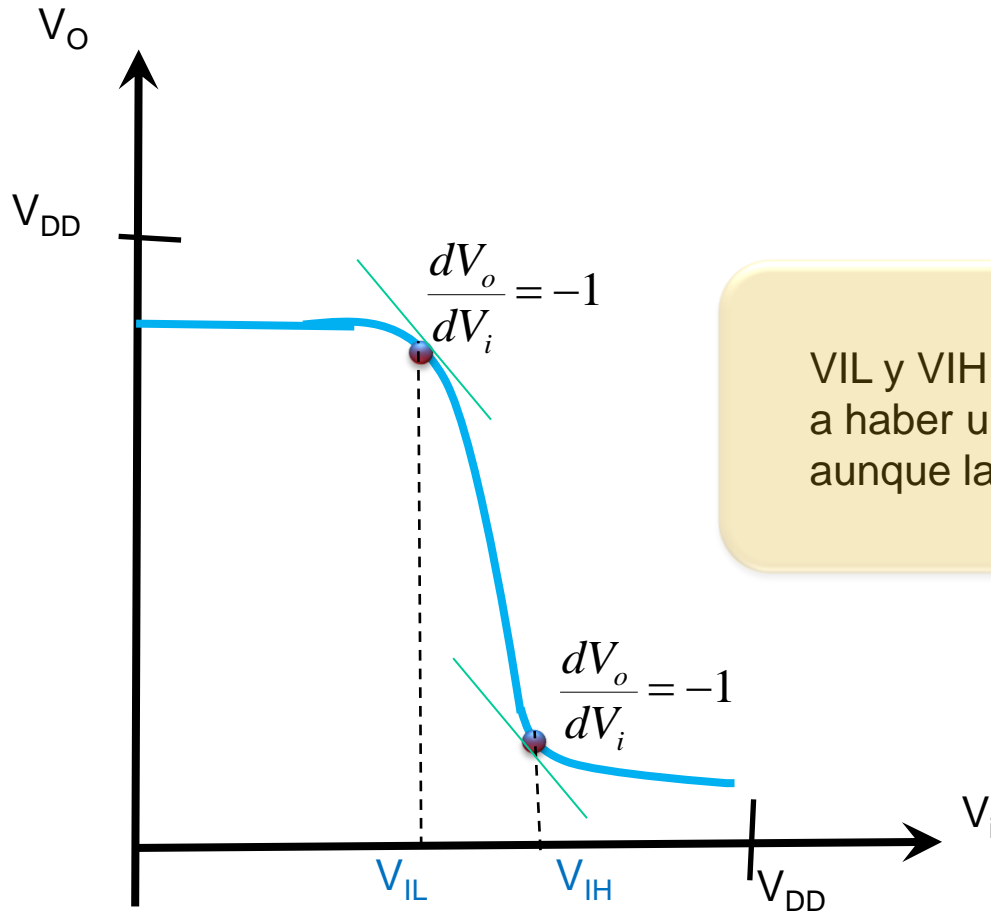


7.2.3 Puntos Característicos de la Curva de Transferencia



- △ V_{OH} : Máxima Tensión que puede proporcionar la puerta en su salida
- △ V_{OL} : Mínima Tensión que puede proporcionar la puerta en su salida
- △ V_{th} : $V_o = V_i = V_{th}$
- △ V_{IL} : Máxima Tensión que podemos considerar un 0 lógico de entrada
- △ V_{IH} : Mínima Tensión que podemos considerar un 1 lógico de entrada

7.2.3 Puntos Característicos de la Curva de Transferencia



V_{IL} y V_{IH} son los puntos en los que empieza a haber un cambio apreciable en la salida aunque la entrada cambie poco

7.2.4 Márgenes de Ruido, ancho de transición y Excursión Lógica (NM, TW V_I)

$$NM_H \equiv V_{OH} - V_{IH}$$

$$NM_L \equiv V_{IL} - V_{OL}$$

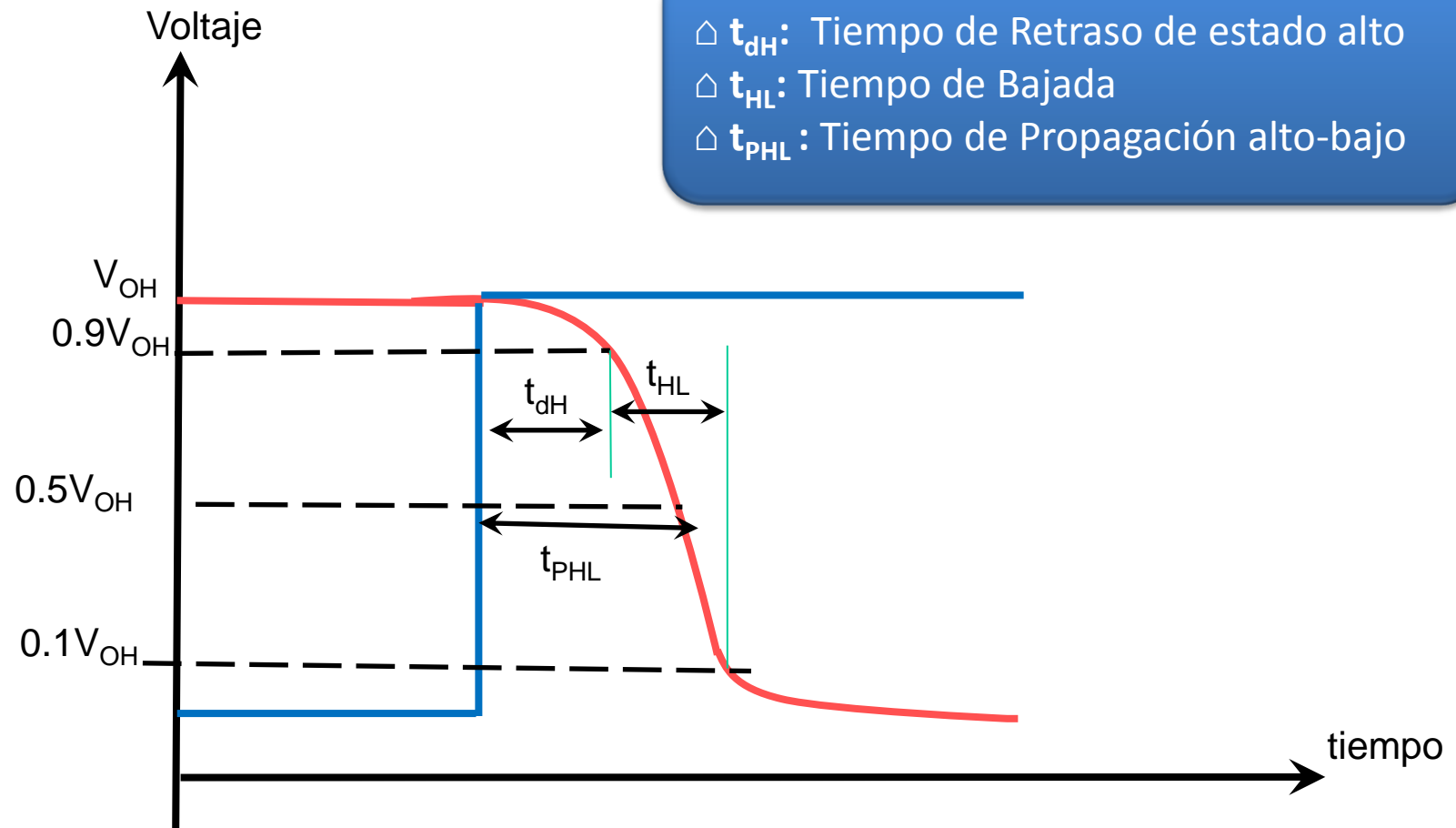
$$NM \equiv \text{Min}(NM_H, NM_L)$$

$$TW \equiv V_{IH} - V_{IL}$$

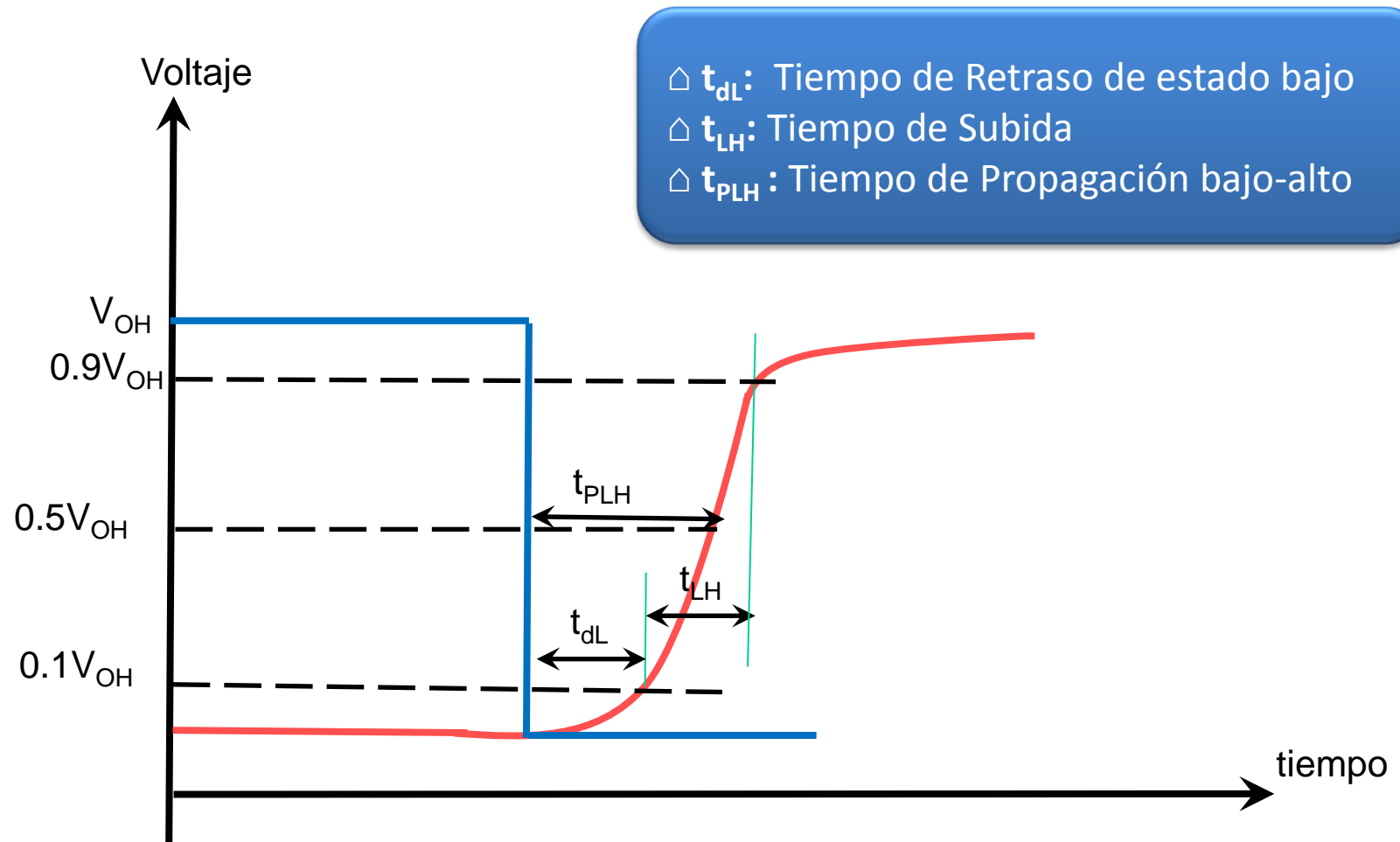
$$V_I \equiv V_{OH} - V_{OL}$$

- △ **NM**: Margen de Ruido
- △ **TW**: Ancho de Transición
- △ **V_I** : Excursión Lógica

7.2.5 Tiempos característicos de la respuesta temporal

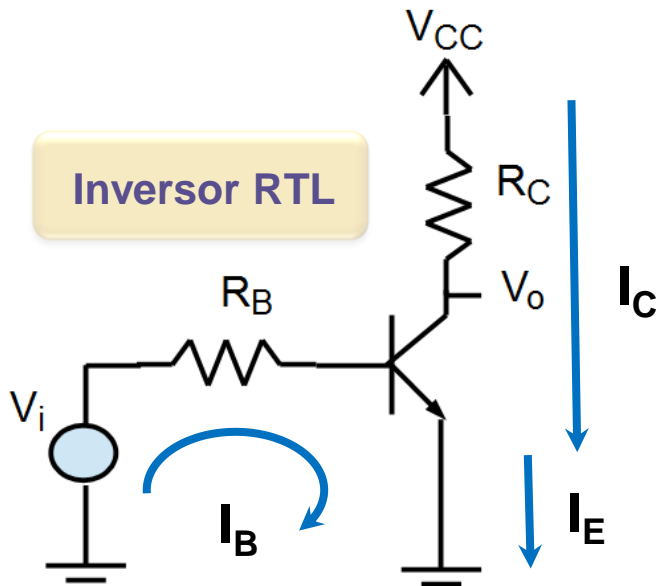


7.2.5 Tiempos característicos de la respuesta temporal



7.3 Familia RTL. Inversor

RTL -> Resistor Transistor Logic



Ecuaciones de Nodos y Mallas

$$V_i = R_B \cdot I_B + V_{BE}$$

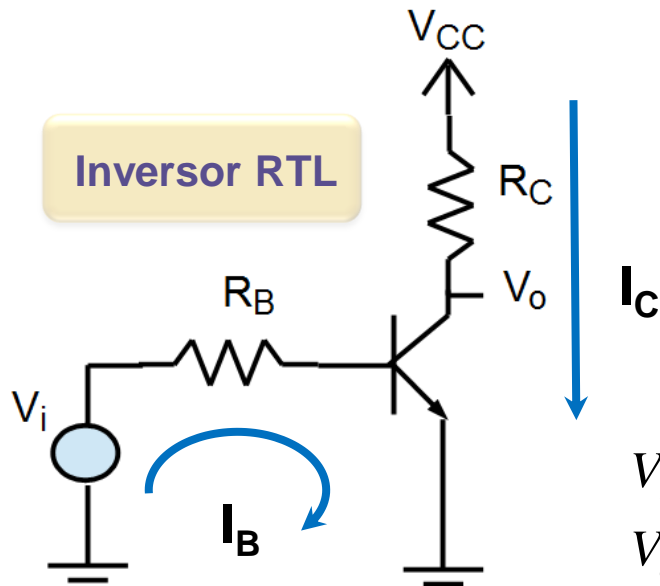
$$V_{CC} = R_C \cdot I_C + V_{CE}$$

$$I_E = I_C + I_B$$

$$V_o = V_{CE}$$



7.3.1 Función de Transferencia del Inversor RTL



Transistor cortado si:

$$V_i < V_{BEon} \Rightarrow I_B = 0 \Rightarrow \textit{Transistor off}$$

$$I_C = 0 \Rightarrow V_o = V_{CE} = V_{CC}$$

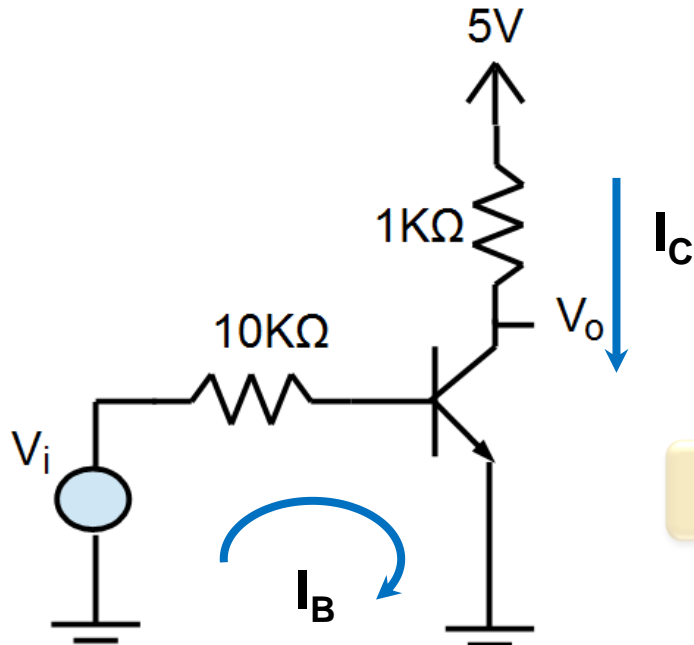
Transistor saturado si:

$$V_i \uparrow \Rightarrow I_B \uparrow \Rightarrow I_C \uparrow \Rightarrow V_{CE} \downarrow \Rightarrow \textit{Transistor SAT} \Rightarrow$$

$$V_o = V_{CESat} \approx 0.2V$$

El resto de valores de V_i tiene al transistor en su Zona Activa Directa (Z. Lineal):

7.3.2 Ejemplo de Cálculo de función de transferencia del Inversor RTL



$$V_{BEon} = 0.7V$$

$$V_{BESat} = 0.8V$$

$$\beta = 70$$

$$V_{CESat} = 0.2V$$

$$V_i < 0.7V \Rightarrow I_B = 0 \Rightarrow \text{Transistor off}$$

$$I_C = 0 \Rightarrow V_o = V_{CE} = 5V.$$

Hagamos $V_i > 0.7V$ y supongamos que Q está en Z. Lineal:

$$I_B = \frac{V_i - 0.7}{R_B} \Rightarrow I_C = \beta \cdot I_B = \beta \frac{V_i - 0.7}{R_B}$$

$$V_o = 5 - I_C \cdot R_C = 5 - \beta \frac{R_C}{R_B} (V_i - 0.7) = 9.9 - 7V_i$$

Seguiremos en Z. Lineal siempre que $V_o > V_{CESat}$

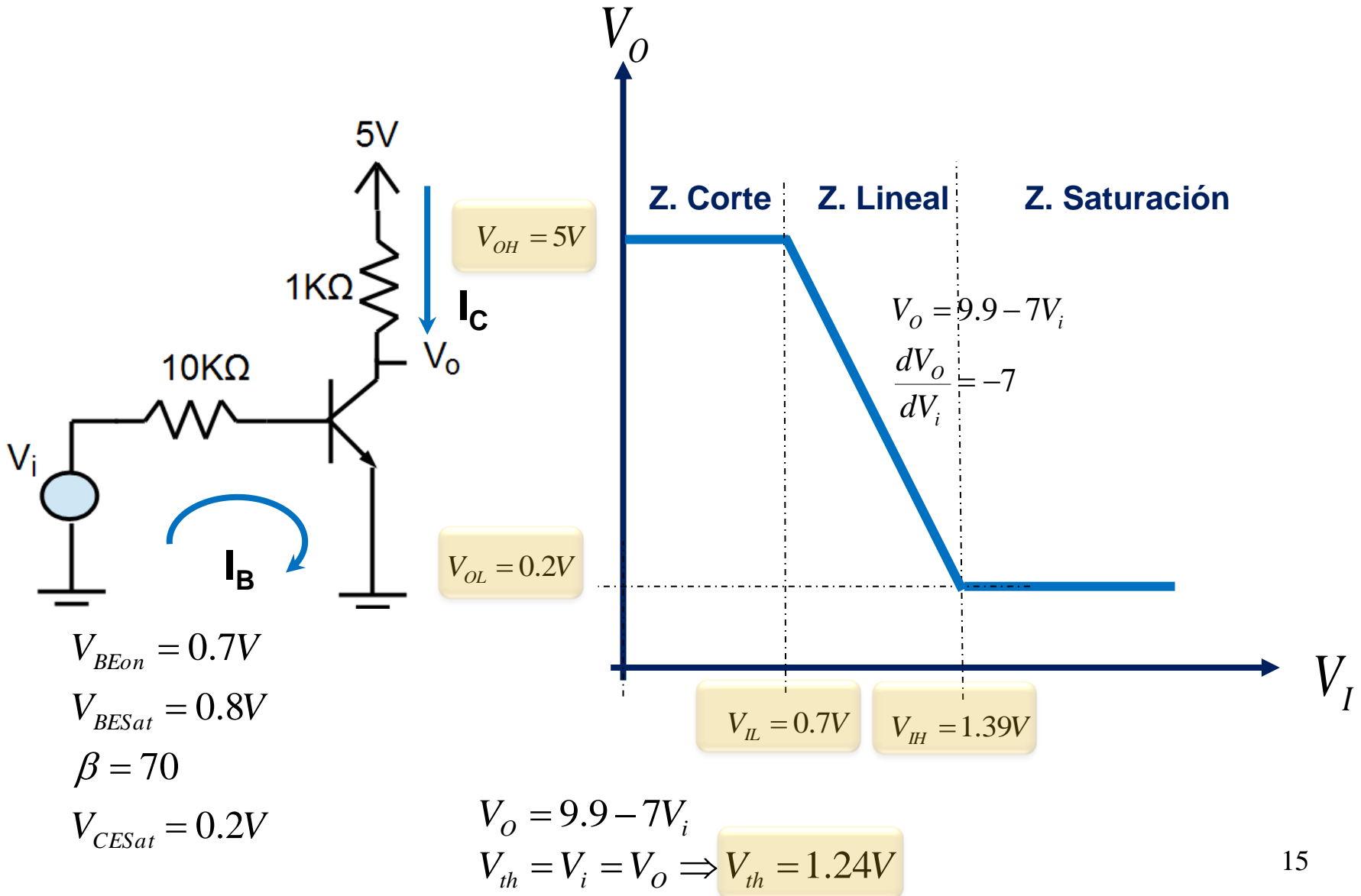
$$V_o = 9.9 - 7V_i > 0.2V$$

$$V_i < \frac{9.7}{7} = 1.39V$$

Para valores $V_i > 1.39V$
Q está en Z. Saturación:

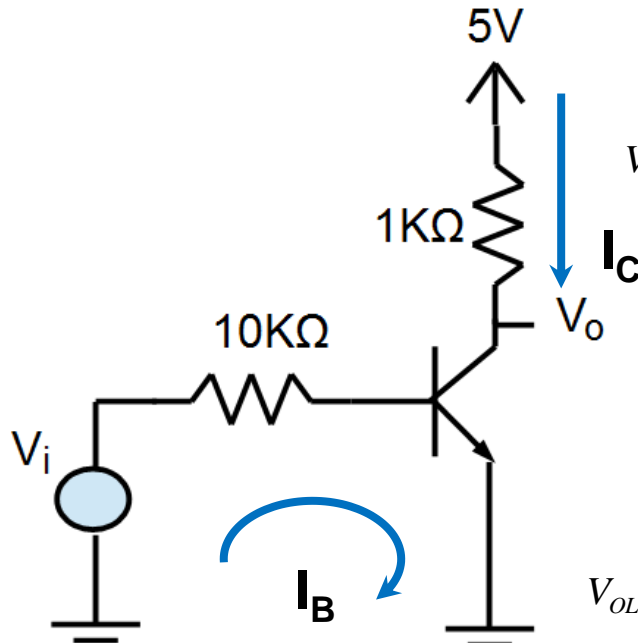
$$V_o = 0.2V$$

7.3.2 Ejemplo de Cálculo de función de transferencia del Inversor RTL



7.3.3 Potencia consumida por el Inversor

RTL

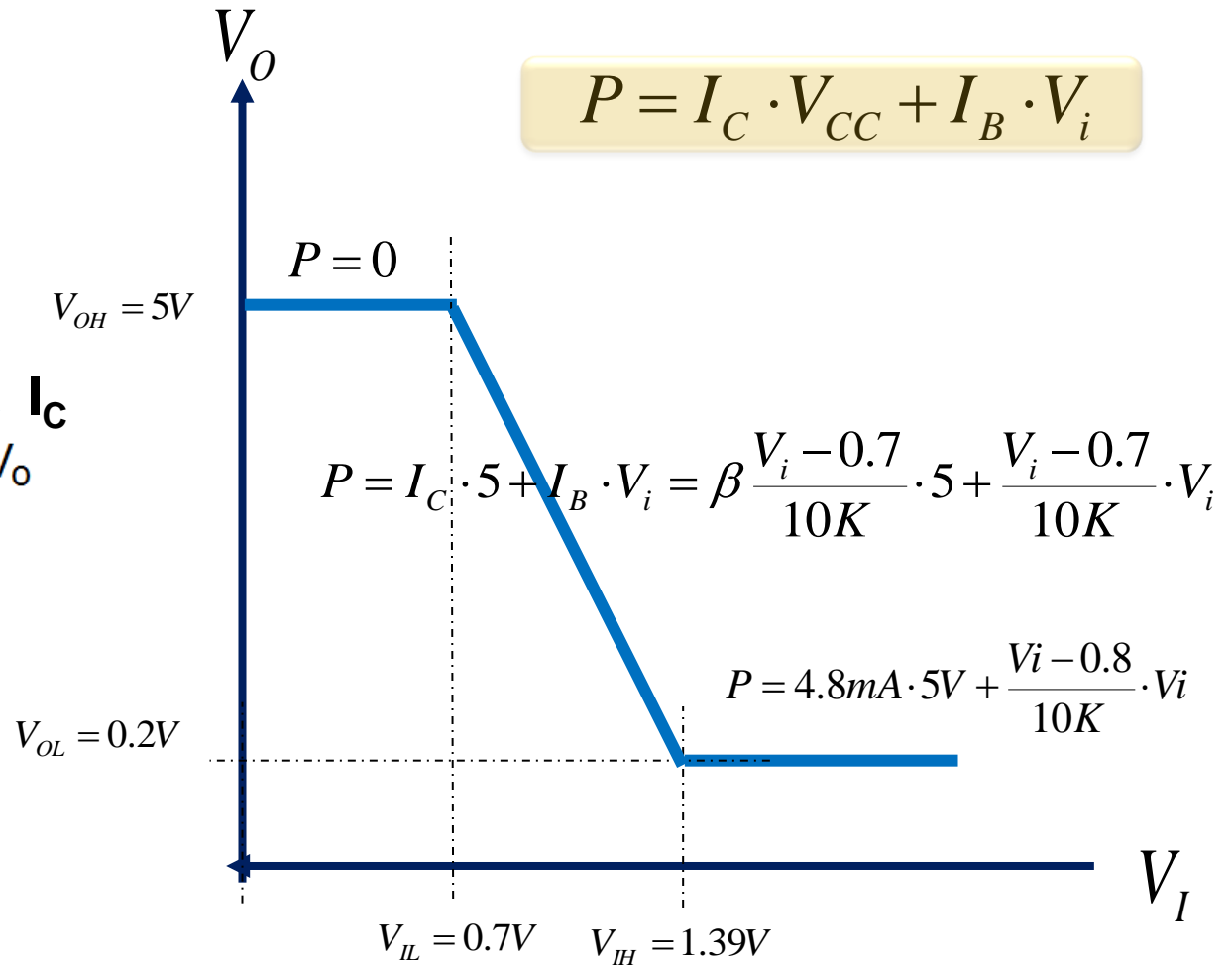


$$V_{BEon} = 0.7V$$

$$V_{BESat} = 0.8V$$

$$\beta = 70$$

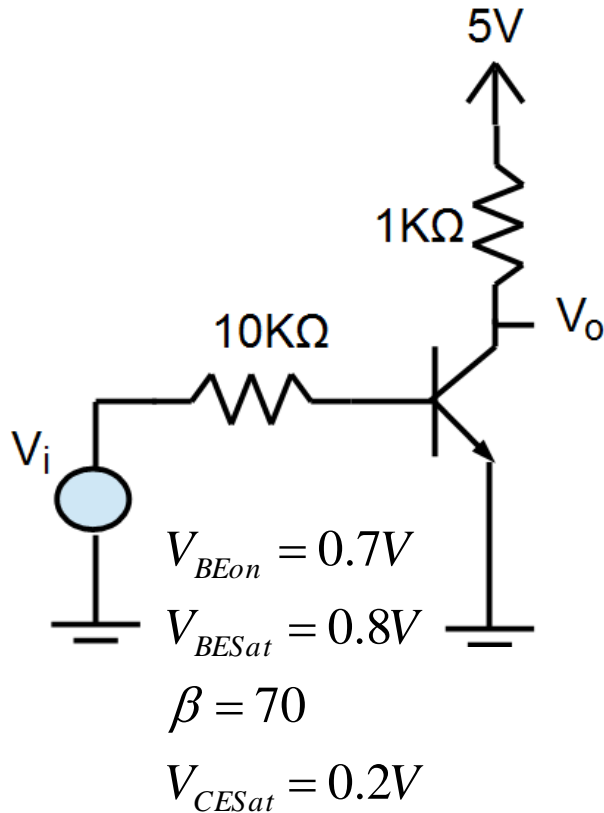
$$V_{CESat} = 0.2V$$



$$V_o = 9.9 - 7V_i$$

$$V_{th} = V_i = V_o \Rightarrow V_{th} = 1.25V$$

7.3.4 Márgenes de Ruido, Fan-Out

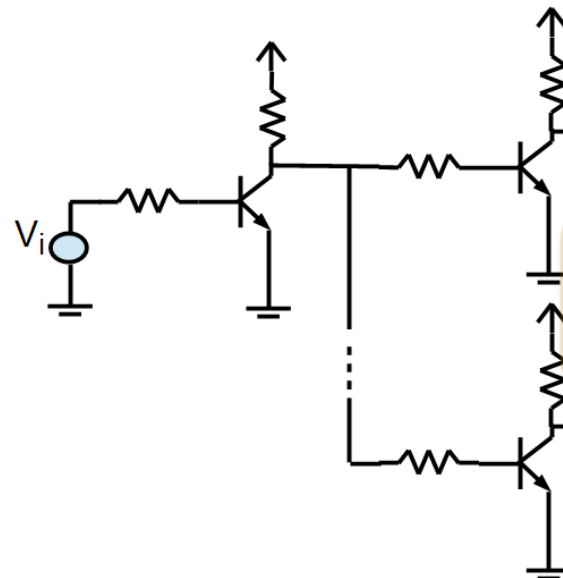


$$NM_H = V_{OH} - V_{IH} = 5 - 1.39 = 3.61V$$

$$NM_L = V_{IL} - V_{OL} = 0.7 - 0.2 = 0.5V$$

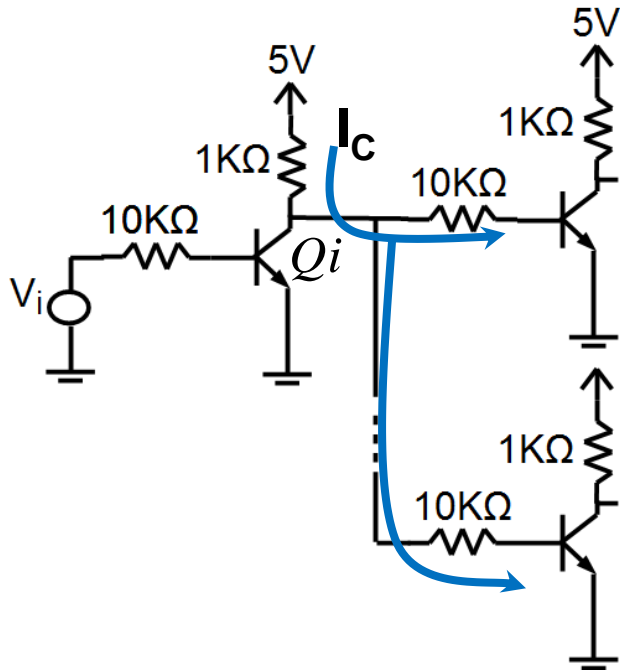
$$NM = 0.5V$$

△ **Fan-Out:** Máximo Número de Puertas del Mismo tipo que se pueden conectar a la salida de una dada



El número Max. de puertas, será aquel que haga $NM_H=0$ ($V_{OH} = V_{IH}$)

7.3.4 Márgenes de Ruido, Fan-Out



$V_i = 0V. \Rightarrow Q_i \text{ off}$

Pero el resto de Transistores estará saturado
(ya que su entrada es un 1-lógico)

$$I_C = \frac{5 - 0.8}{R_C + \frac{R_B}{N}} \Rightarrow V_{OH} = 5 - I_C \cdot 1 = V_{IH} = 1.39V$$



$$I_C = \frac{5 - 0.8}{R_C + \frac{R_B}{N}} = 3.61 \Rightarrow N = 61.2$$



$$N = 61$$

$$R_B = 10K\Omega$$

$$R_C = 1K\Omega$$

$$V_{BEon} = 0.7V$$

$$V_{BESat} = 0.8V$$

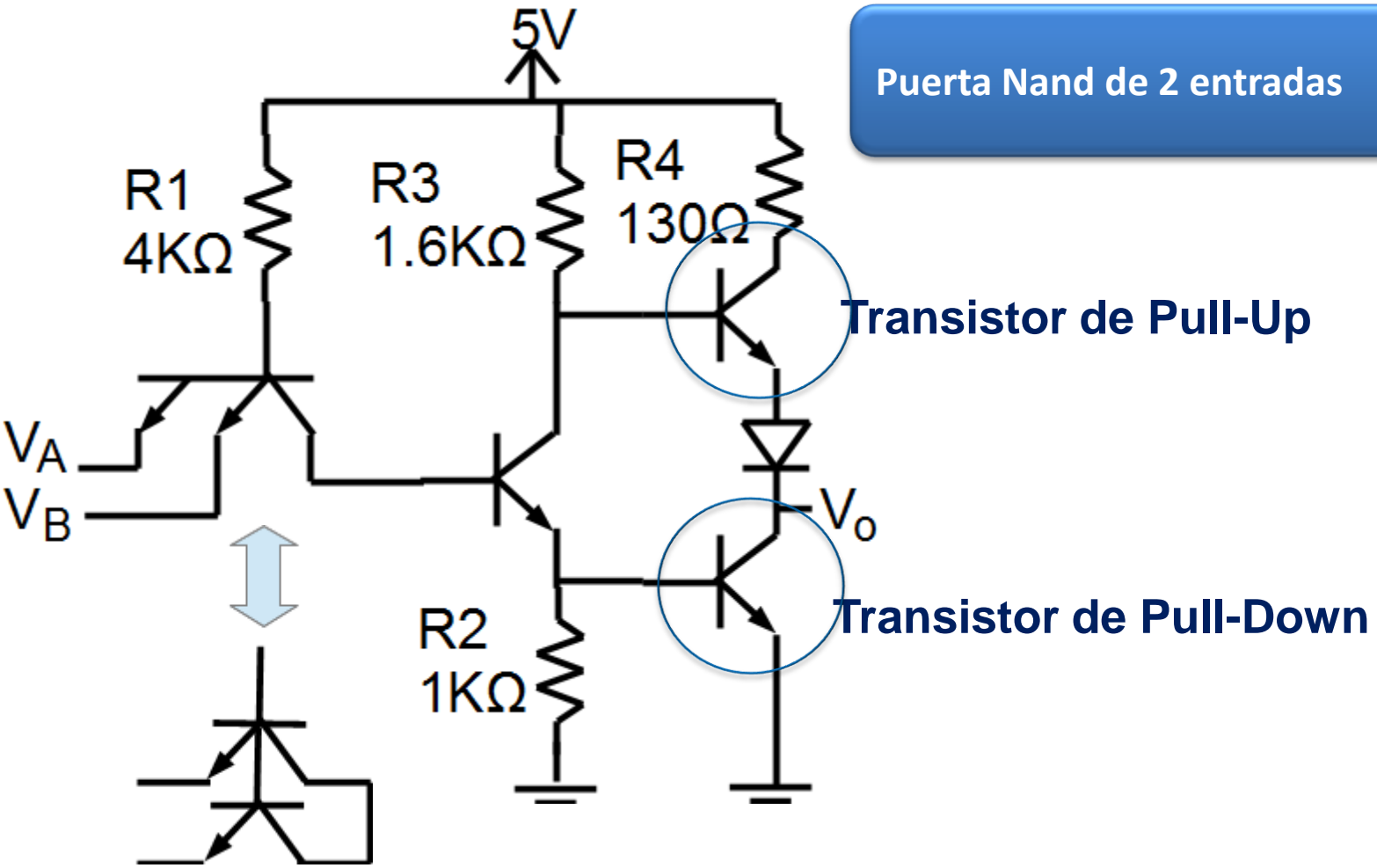
$$\beta = 70$$

$$V_{CESat} = 0.2V$$

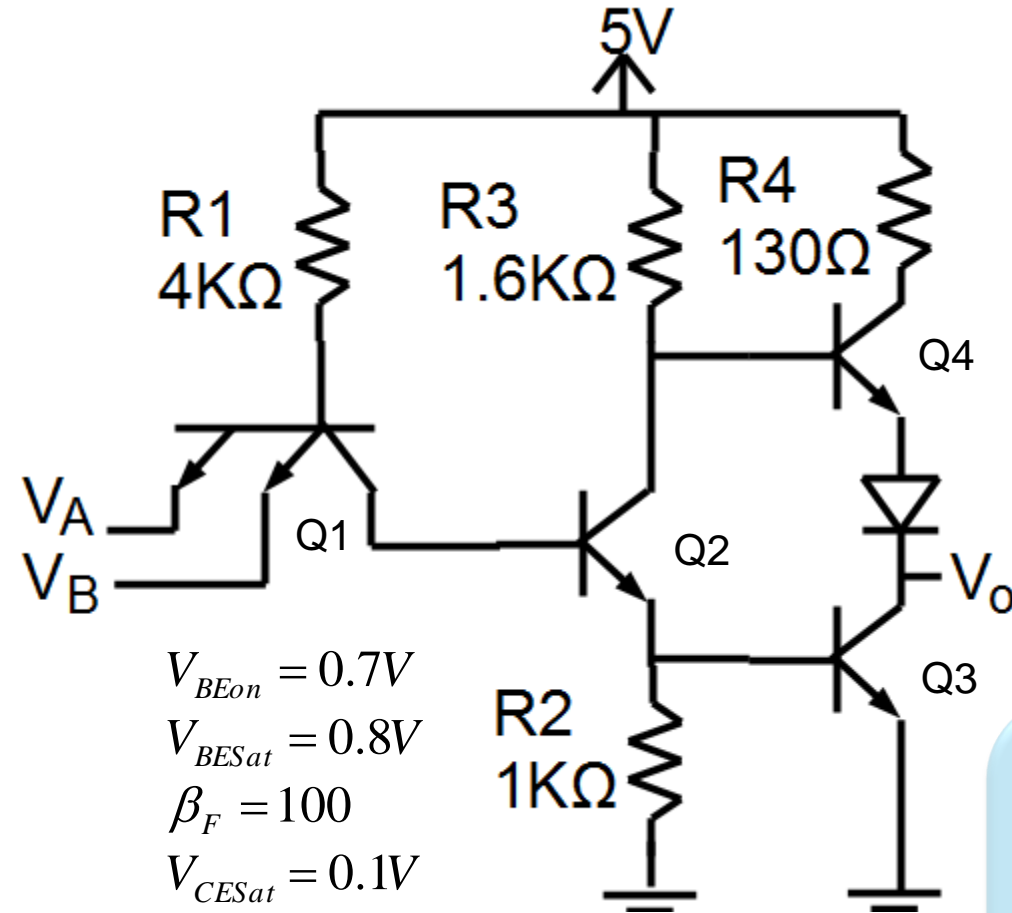
7.4 Familia TTL. Nand-2

TTL -> Lógica Transistor Transistor

Puerta Nand de 2 entradas



7.4.1 Análisis Nand-2 TTL



Si VA o VB son 0 V. → Q1 SAT
 (V_{BEQ1} en directa y V_{BCQ1} en directa)

$V_{CEQ1} = 0.1$ → $V_{B2} = 0.1 V.$

Q2 OFF → Q3 OFF

$V_{OH} = 5 - 2 \cdot V_{BEon} = 3.6 V.$

Si en algún momento VA o VB quedan a 0 Q2 y Q3 seguirán OFF y $V_o = V_{OH}$ (NAND)

Si VA y VB son 0.6 V. → $V_{B2} = 0.7 V.$

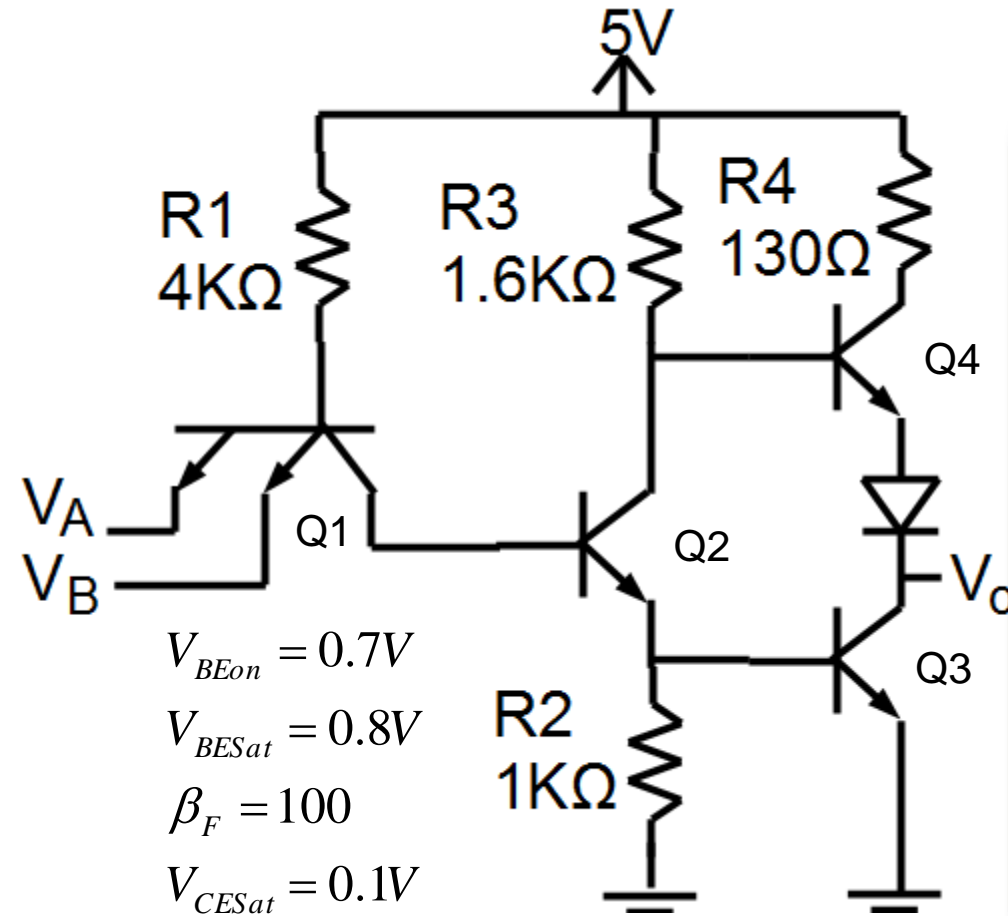
Q2 ON Q3 OFF

Mayores incrementos de VA o VB aumentan la tensión VB2 y bajan VB4



Comienza a caer Vo

7.4.1 Análisis Nand-2 TTL



El siguiente cambio ocurre cuando Q3 ON ($V_{B3} = 0.7V$)

Hacemos un análisis $\beta \rightarrow \infty$:

$$V_{BE3} = 0.7V \Rightarrow I_{E2} = \frac{0.7}{1k\Omega} = 0.7mA$$

$$I_{C2} = I_{E2} \approx 0.7mA$$

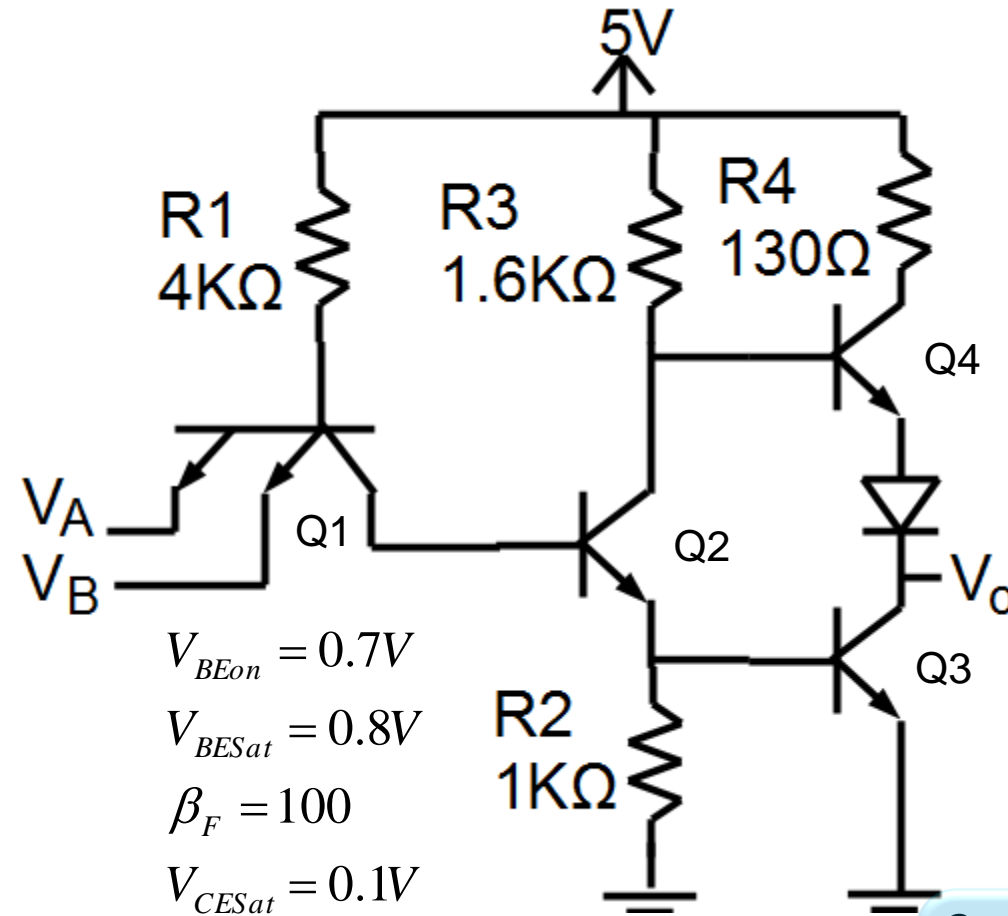
$$V_{BE4} = 5 - 0.7mA \cdot 1.6k\Omega = 3.88V$$

$$V_O = V_{BE4} - 1.4 = 2.48V$$

Y eso pasa cuando VA o VB valen:

$$V_i = 2 \cdot V_{BEon} - V_{CESat} = 1.4 - 0.1 = 1.3V$$

7.4.1 Análisis Nand-2 TTL



El último cambio ocurre cuando Q3 SAT



$$V_o = 0.1 V$$

$$V_{CE2} = V_{B4} - V_{B3}$$

$$V_{B4} = 2V_{BEon} + 0.1$$

$$V_{B3} = 0.8V$$

$$V_{CE2} = 1.3V \Rightarrow Z. \text{ Lineal}$$

$$V_{B2} = V_{BEon2} + V_{BESat3} = 1.5V$$

Para lo cual V_A y V_B deben valer:

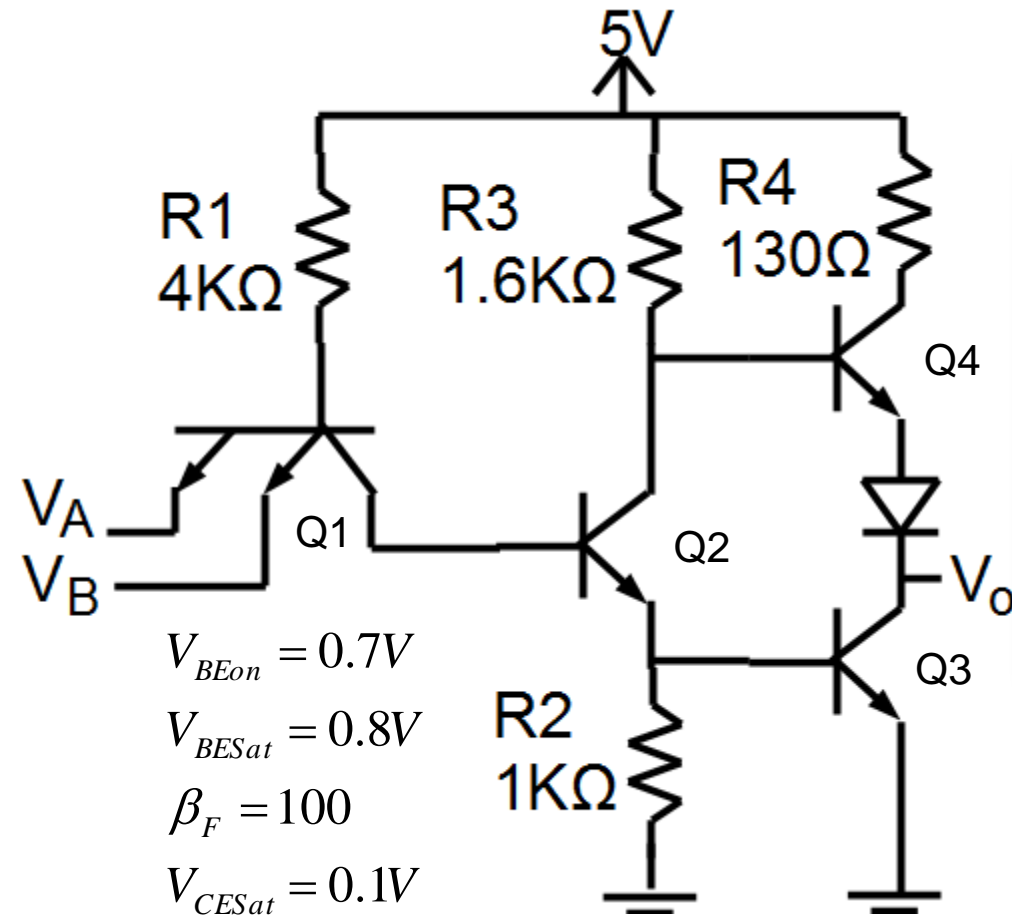
$$V_i = 1.5V - V_{CESat1} = 1.4V$$

Cuando V_A y V_B alcanzan los 1.5V $\rightarrow V_{CE1} = 0$

Cuando V_A y V_B alcanzan los 1.6V $\rightarrow V_{EC1} = 0.1$

Z. Saturación Inversa

7.4.1 Análisis Nand-2 TTL



Estaremos en Q1 SAT INV hasta que esté polarizada en inversa la unión V_{BE1} , sabiendo que:

$$V_{B1} = V_{BEon1} + V_{BEon2} + V_{BESat3} \rightarrow$$

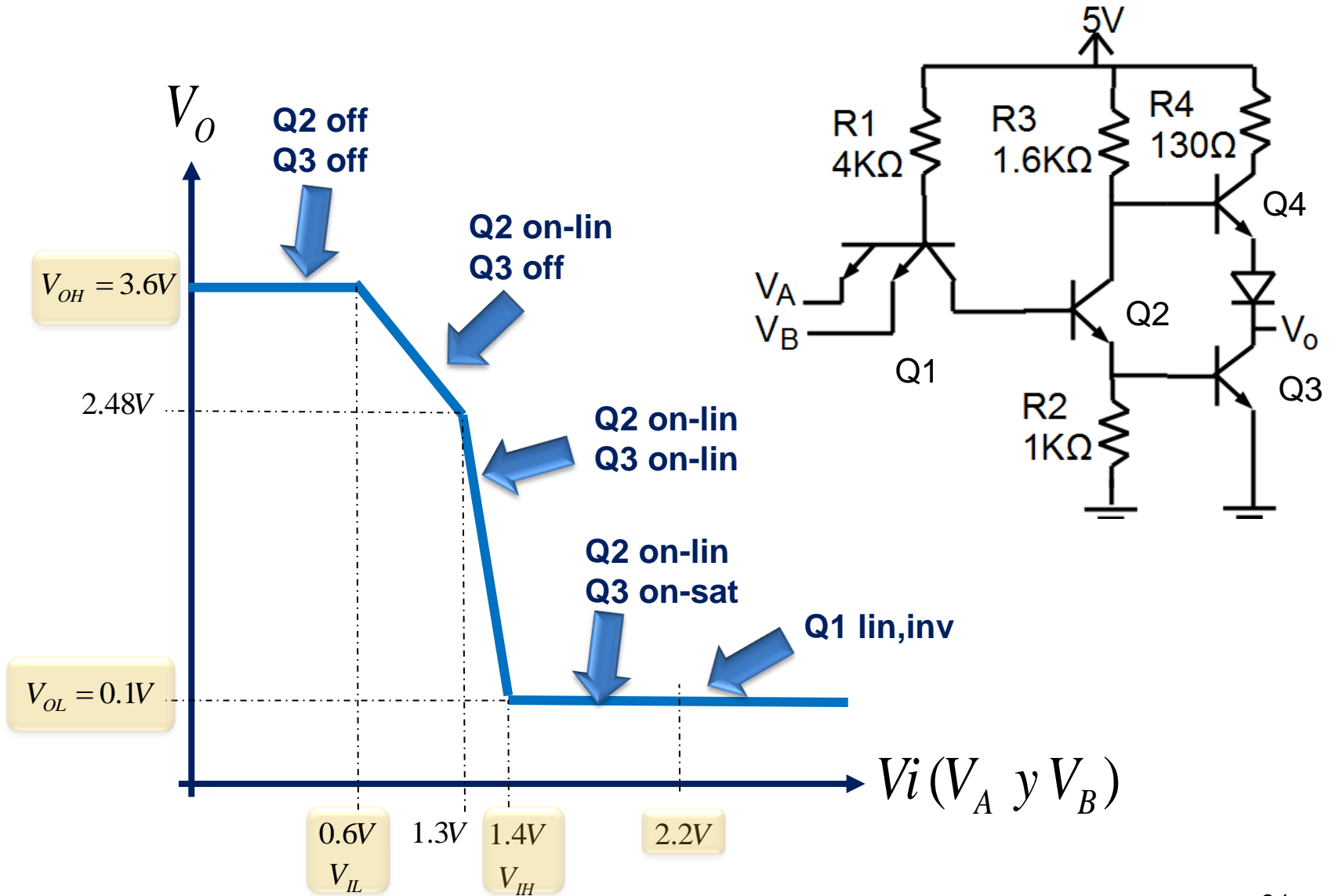
$$V_{B1} = 0.7 + 0.7 + 0.8 = 2.2V$$

Eso pasará cuando:

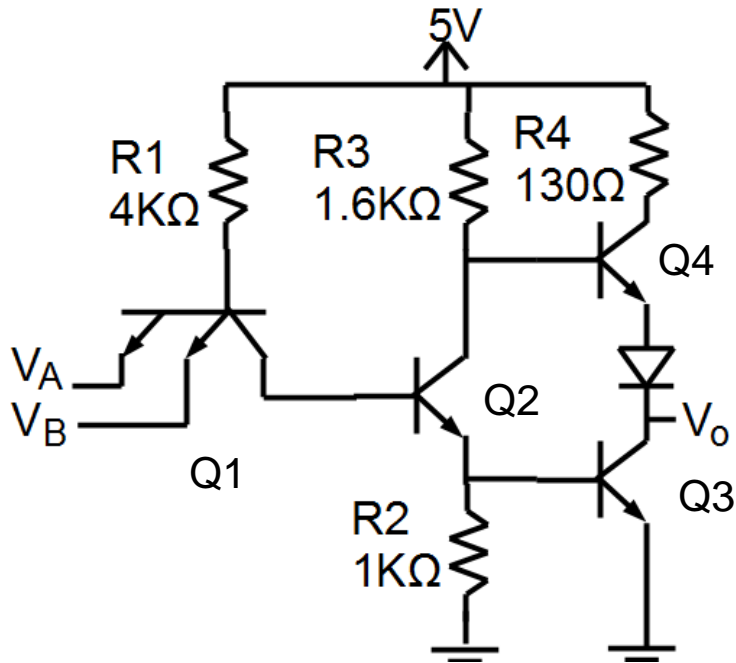
$$V_i \geq 2.2V$$

A partir de ahí, Q1 **Z. LIN INV**

7.4.2 Curva de Transferencia Nand-2 TTL



7.4.2 Curva de Transferencia Nand-2 TTL



$$NM_H \equiv V_{OH} - V_{IH} = 3.6 - 1.4 = 2.2 V$$

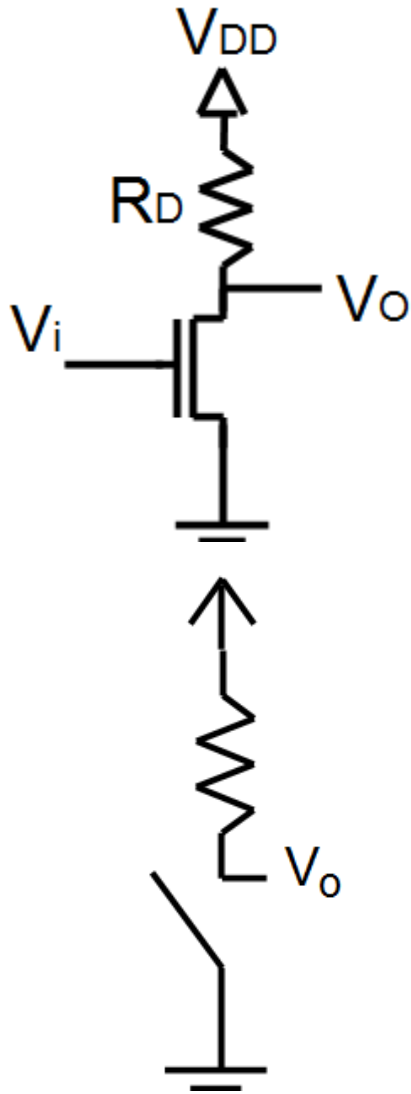
$$NM_L \equiv V_{IL} - V_{OL} = 0.6 - 0.1 = 0.5 V$$

$$NM \equiv \text{Min}(NM_H, NM_L) = 0.5 V$$

7.4.2 Resumen TTL y RTL

- ❑ $V_{OH} < V_{DD}$ (Nand-2)
- ❑ $V_{OL} > 0$
- ❑ Consumo de potencia (con salida estable)
- ❑ Existencia de Fan-Out
- ❑ Circuitos muy rápidos (I elevadas)

7.5 Familia NMOS. Inversor



Compuesta por Resistencias y Transistores NMOS

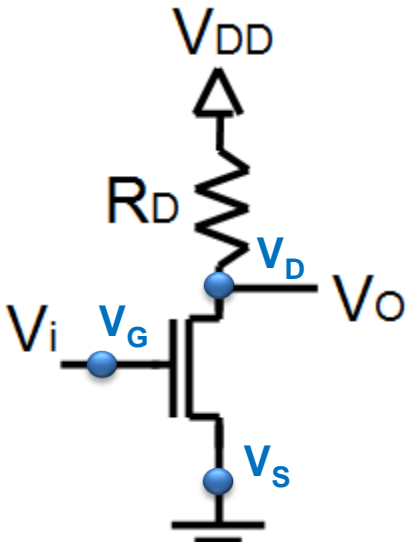
Normalmente, son transistores NMOS de enriquecimiento, pero no siempre

Son más sencillos de fabricar que las familias bipolares

Fan-Out infinito ($I_G=0$)

7.5 Familia NMOS. Inversor

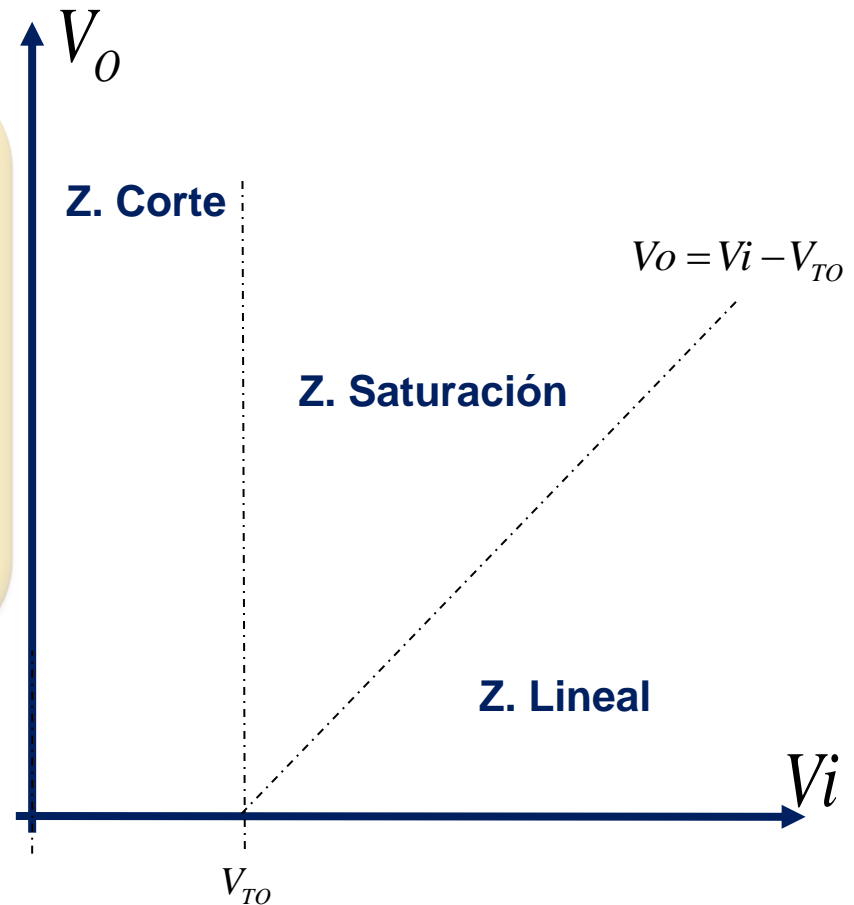
El transistor NMOS puede pasar por todas sus zonas de operación dependiendo de los valores de V_i y V_o



$$\left. \begin{array}{l} V_{GS} > V_{TO} \\ V_i > V_{TO} \end{array} \right\} \Rightarrow \text{Transistor ON}$$

$$\left. \begin{array}{l} V_{DS} \geq V_{GS} - V_{TO} \\ V_o \geq V_i - V_{TO} \end{array} \right\} \Rightarrow \text{Transistor SAT}$$

$$\left. \begin{array}{l} V_{DS} \leq V_{GS} - V_{TO} \\ V_o \leq V_i - V_{TO} \end{array} \right\} \Rightarrow \text{Transistor LIN}$$

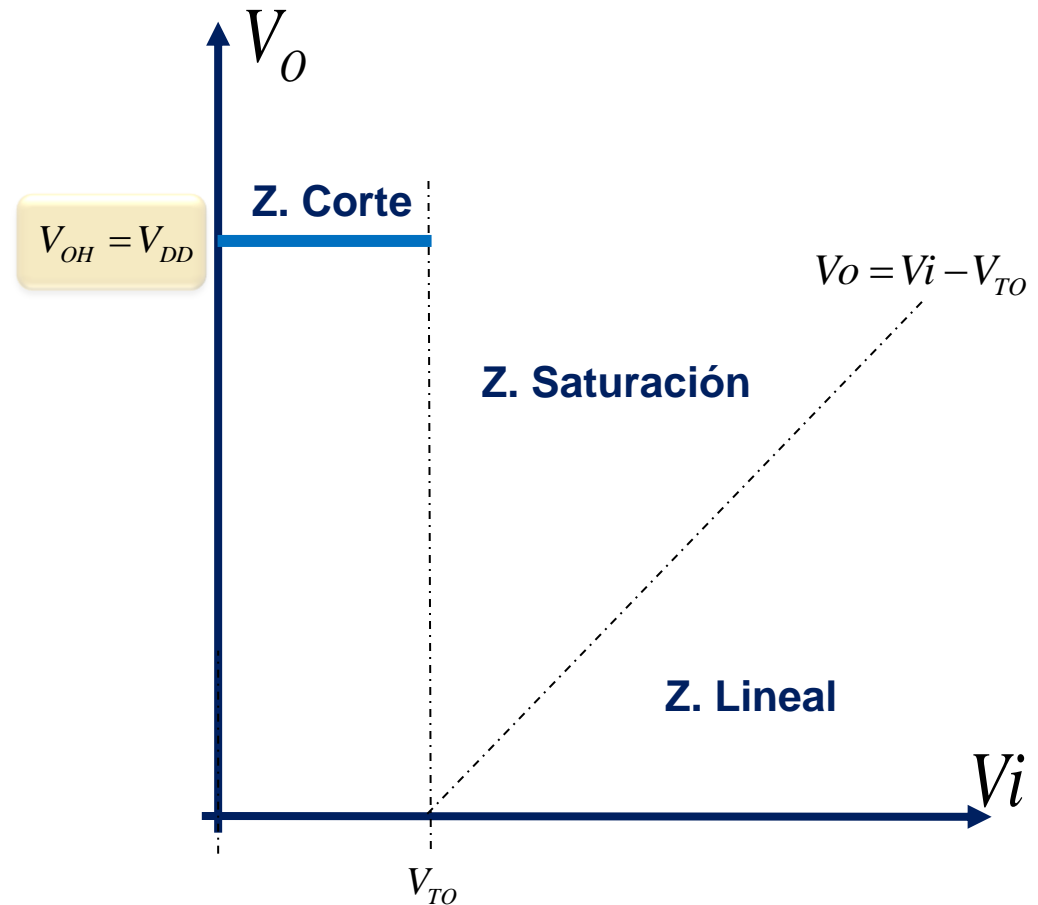
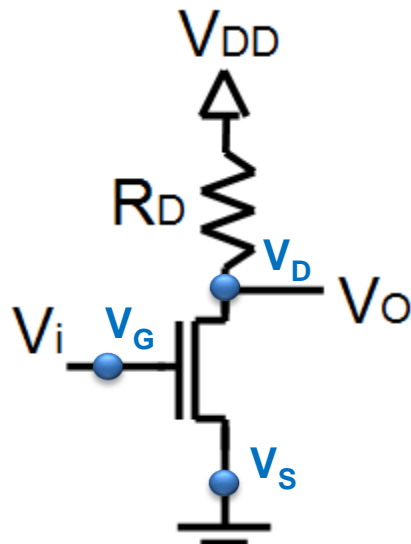


7.5.1 Función de Transferencia del Inversor NMOS

$$V_i < V_T \Rightarrow$$

Transistor OFF \Rightarrow

$$I_D = 0 \Rightarrow V_O = V_{DD}$$



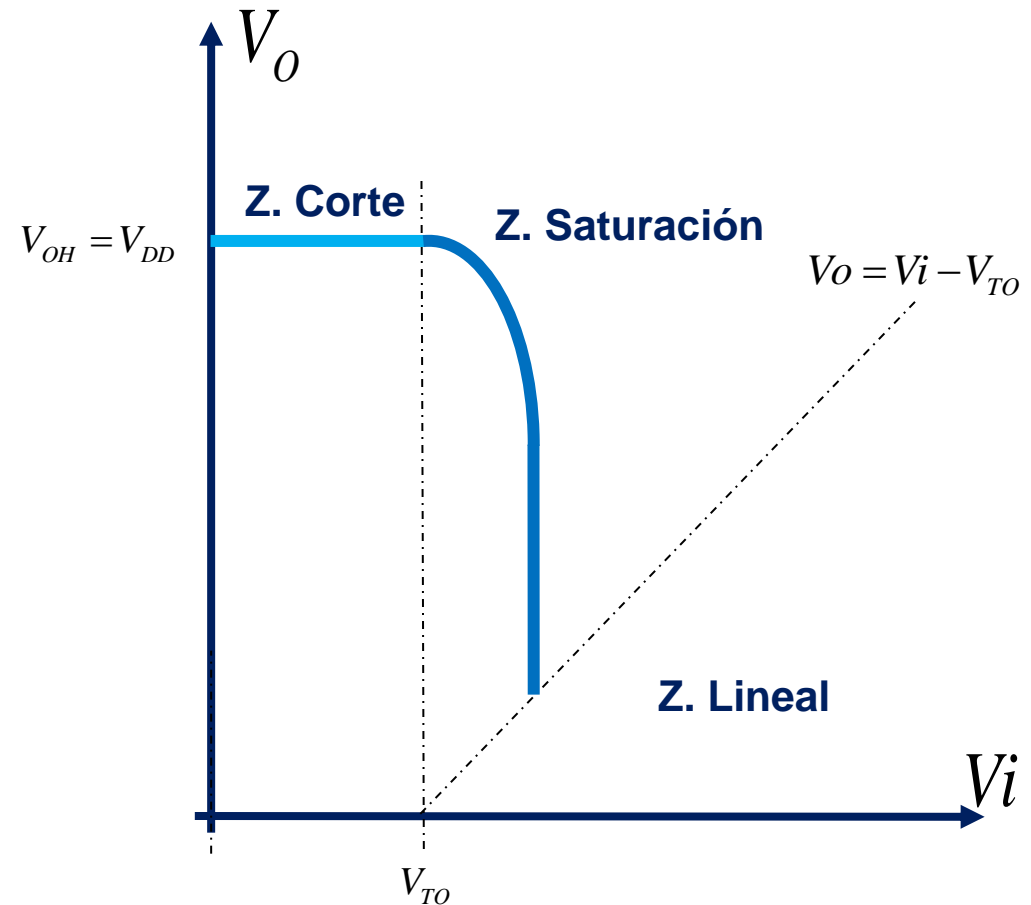
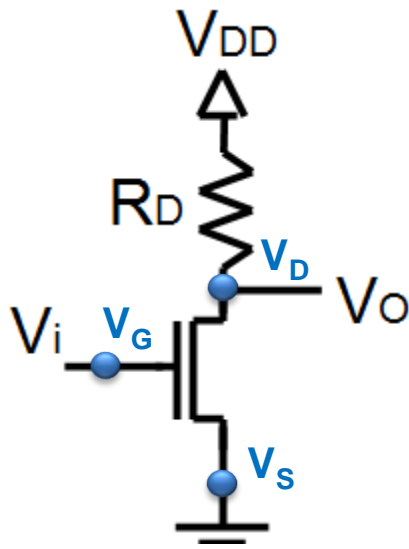
7.5.1 Función de Transferencia del Inversor NMOS

$$V_i > V_T \Rightarrow$$

Transistor ON

Si $V_o > V_i - V_T \Rightarrow$ Transistor SAT

$$I_R = I_D \Rightarrow \frac{V_{DD} - V_o}{R_D} = \frac{\beta_n}{2} (V_i - V_T)^2$$



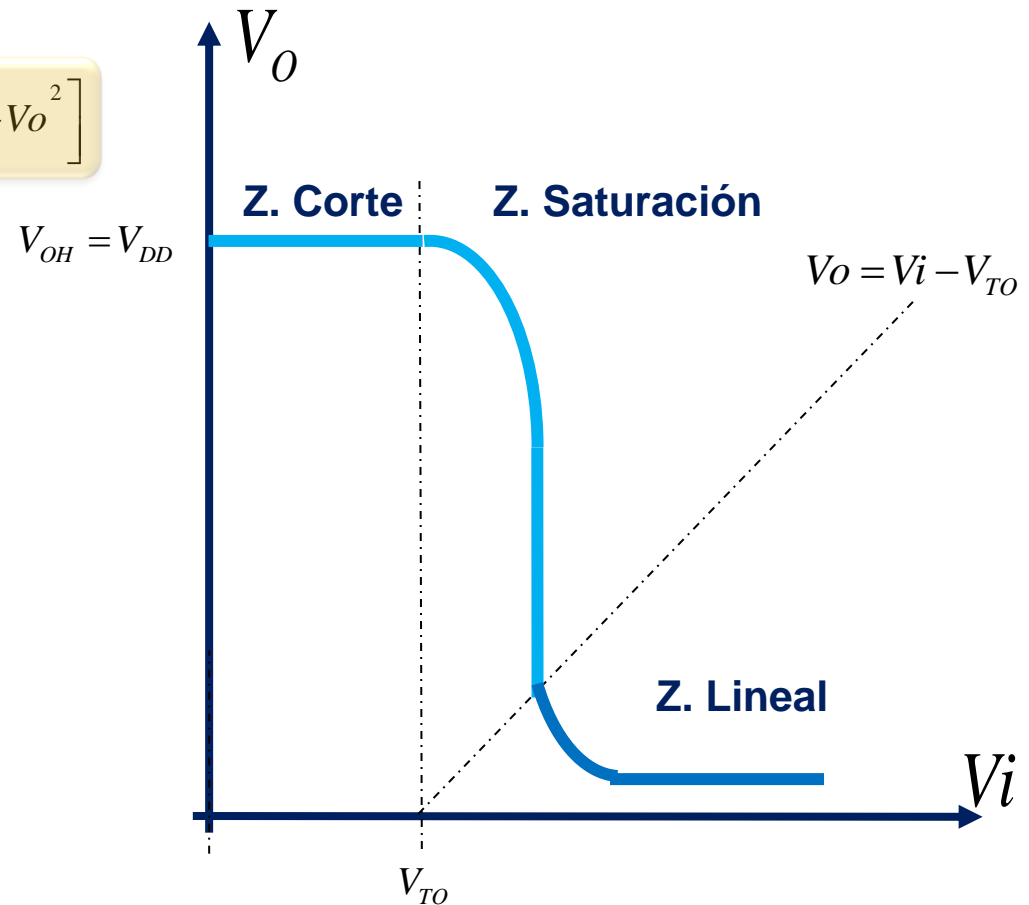
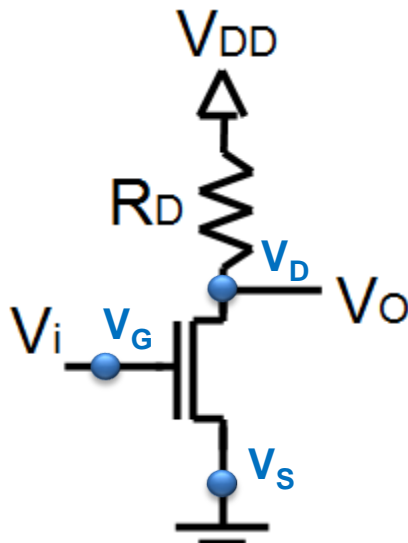
7.5.1 Función de Transferencia del Inversor NMOS

$$V_i > V_T \Rightarrow$$

Transistor ON

Si $V_o < V_i - V_T \Rightarrow$ Transistor LIN

$$I_R = I_D \Rightarrow \frac{V_{DD} - V_o}{R_D} = \frac{\beta_n}{2} \left[2(V_i - V_T) \cdot V_o - V_o^2 \right]$$



7.5.2 Ejemplo de Cálculo de Puntos característicos de la curva de transferencia del Inversor NMOS

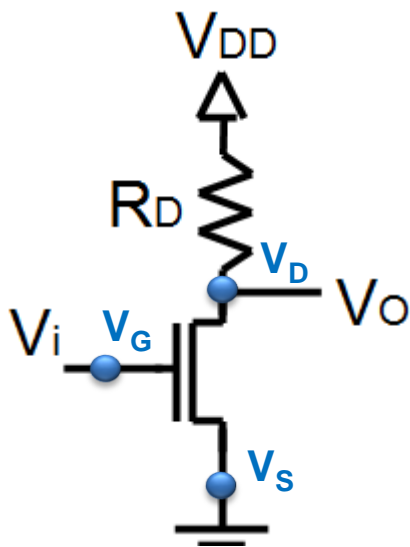
Un inversor NMOS tiene:

$$R_D = 10 \text{ k}\Omega$$

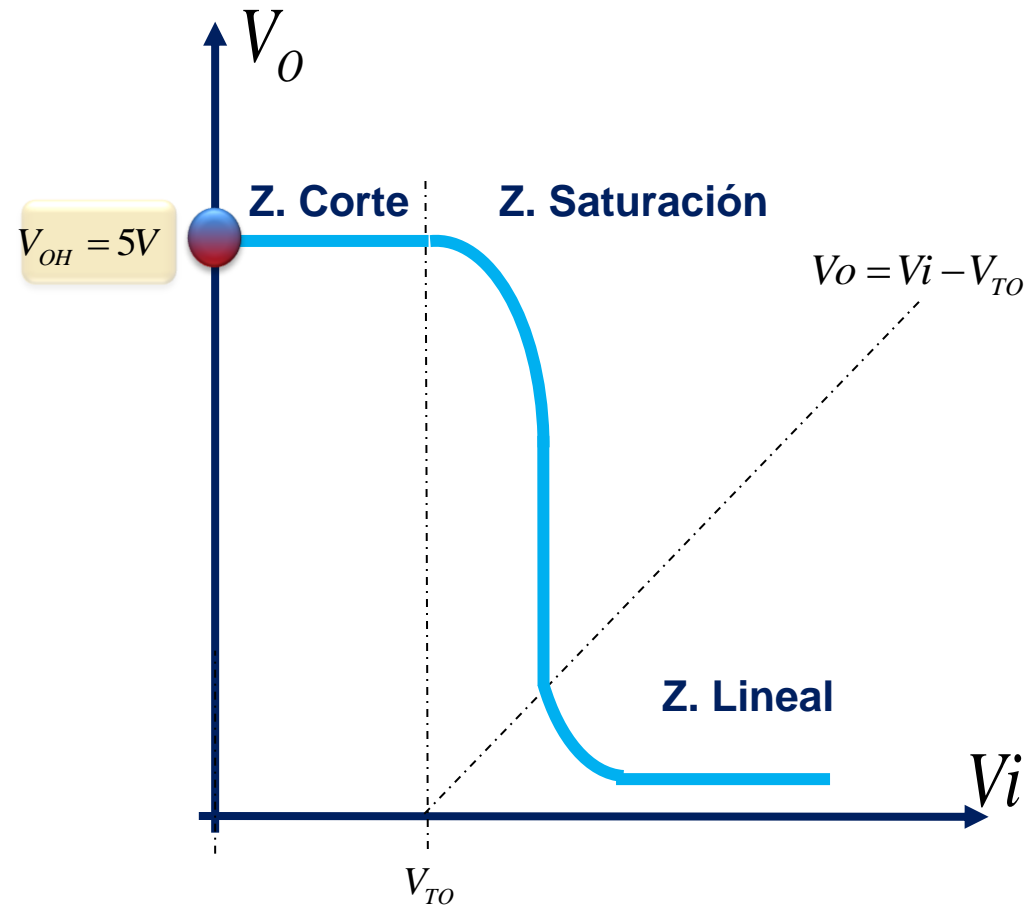
$$\beta_n = 500 \text{ }\mu\text{A/V}^2$$

$$V_{TO} = 1 \text{ V}$$

$$V_{DD} = 5 \text{ V}$$



V_{OH}



7.5.2 Ejemplo de Cálculo de Puntos característicos de la curva de transferencia del Inversor NMOS

$$\underline{V_{OL}}$$

$$V_i = V_{DD}$$

$$V_i > V_T \Rightarrow$$

Transistor ON

Si $V_o < V_i - V_T \Rightarrow$ Transistor LIN

$$I_R = I_D \Rightarrow \frac{V_{DD} - V_o}{R_D} = \frac{\beta_n}{2} \left[2(V_{GS} - V_T)V_{DS} - V_{DS}^2 \right]$$

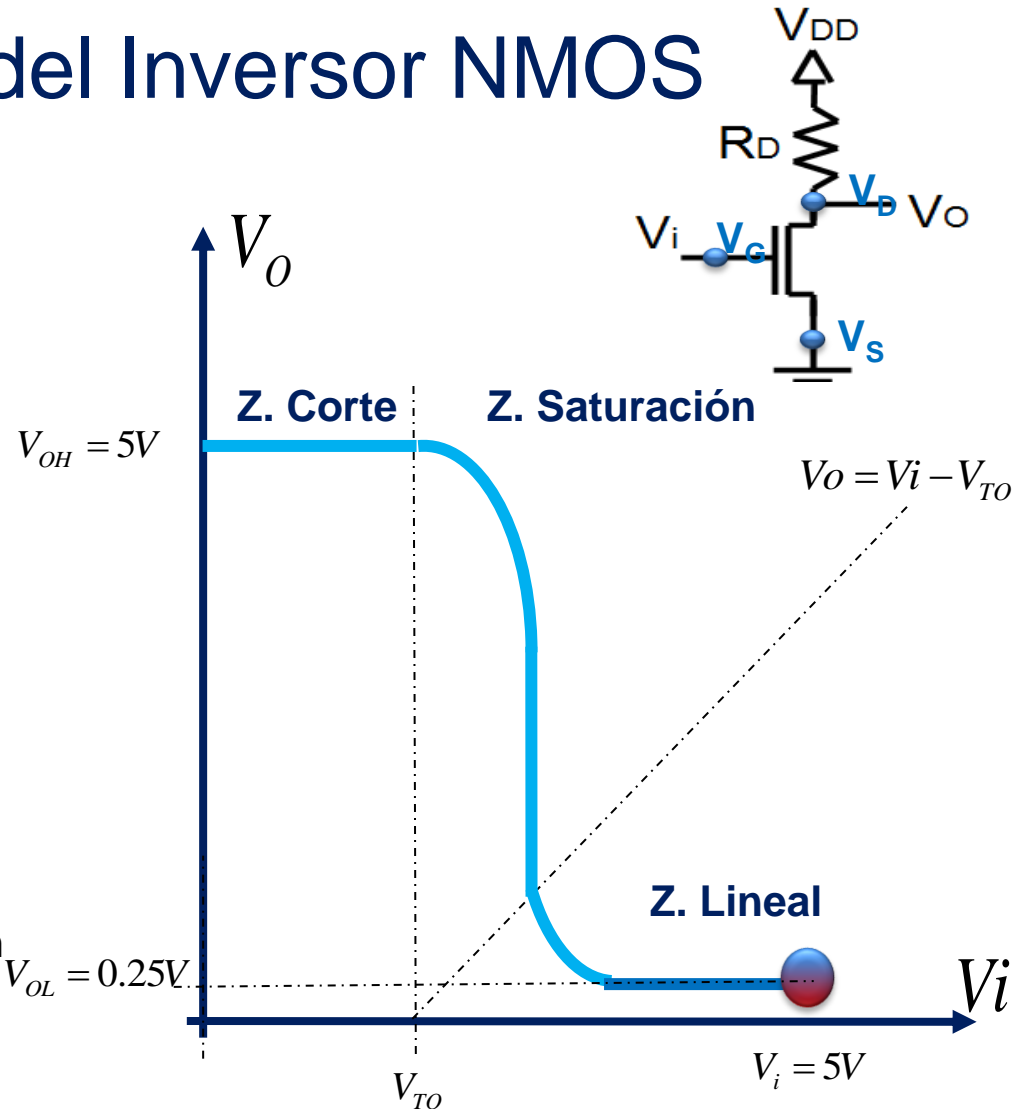
$$\frac{V_{DD} - V_o}{R_D} = \frac{\beta_n}{2} \left[2(V_{DD} - V_T)V_o - V_o^2 \right]$$

$$\frac{5 - V_o}{10} = 0.25 \frac{mA}{V^2} \left[2(5 - 1)V_o - V_o^2 \right]$$

$V_o = V_{OL} =$

~~$V_{OL} = 8.15V$~~ Z. Saturación

$V_{OL} = 0.25V$



7.5.2 Ejemplo de Cálculo de Puntos característicos de la curva de transferencia del Inversor NMOS

$$\underline{V_{IH}}$$

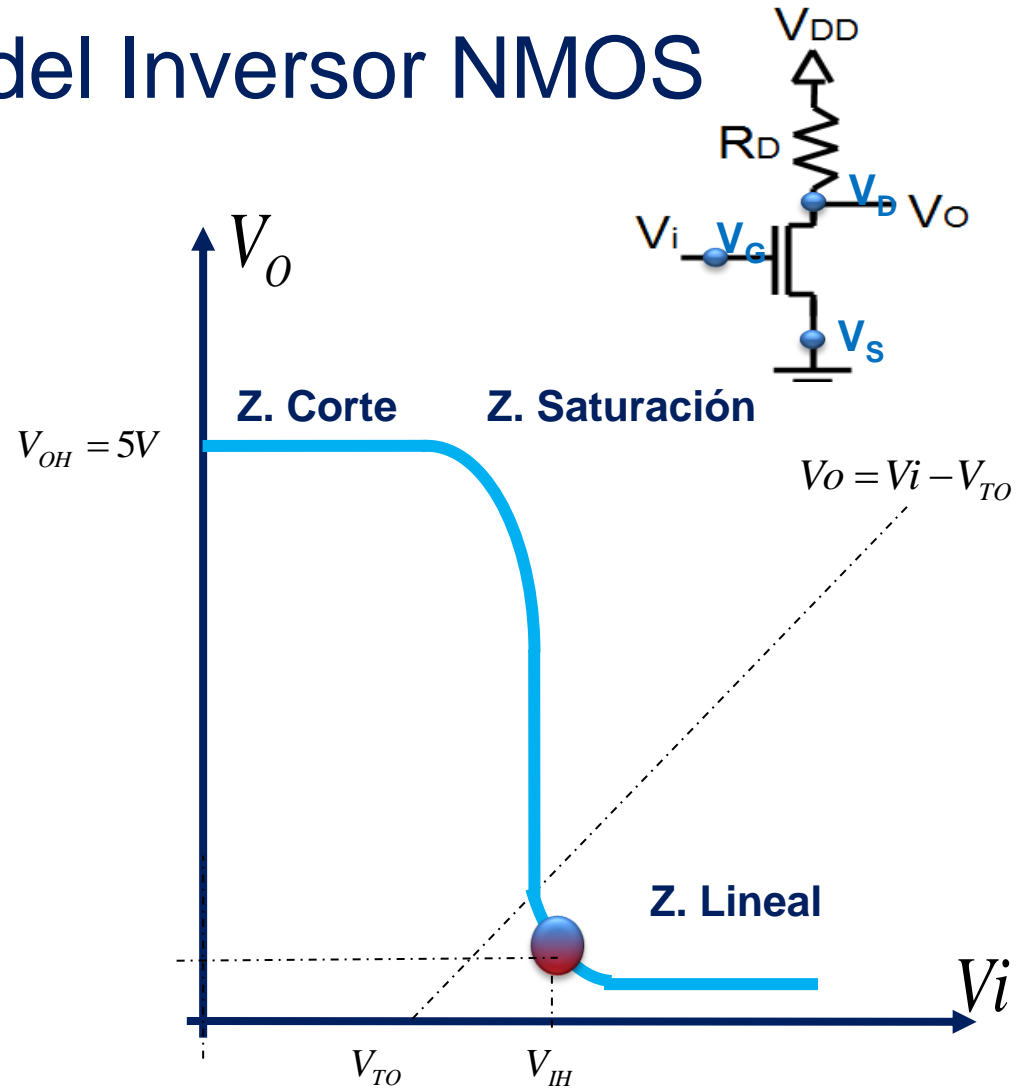
Si $V_o < V_i - V_T \Rightarrow$ Transistor LIN

$$I_R = I_D \Rightarrow \frac{V_{DD} - V_o}{R_D} = \frac{\beta_n}{2} \left[2(V_{GS} - V_T)V_{DS} - V_{DS}^2 \right]$$

$$\frac{V_{DD} - V_o}{R_D} = \frac{\beta_n}{2} \left[2(V_i - V_T)V_o - V_o^2 \right]$$

$$\frac{5 - V_o}{10} = 0.25 \frac{mA}{V^2} \left[2(V_i - 1)V_o - V_o^2 \right] \quad (A)$$

$$\frac{dV_o}{dV_i} = -1 \quad (B)$$



7.5.2 Ejemplo de Cálculo de Puntos característicos de la curva de transferencia del Inversor NMOS

$$\underline{V_{IH}}$$

$$\frac{5 - V_o}{10} = 0.25 \frac{mA}{V^2} \left[2(V_i - 1)V_o - V_o^2 \right] \quad (A)$$

$$\frac{dV_o}{dV_i} = -1 \quad (B)$$

Para utilizar esto, derivamos los 2 lados de (A) respecto a V_i quedando:

$$\frac{-1}{10} \frac{dV_o}{dV_i} = 0.25 \left[2V_o + 2(V_i - 1) \frac{dV_o}{dV_i} - 2V_o \frac{dV_o}{dV_i} \right] \rightarrow (B)$$

$$\frac{1}{10} = 0.25 [2V_o - 2(V_i - 1) + 2V_o] \quad (C)$$

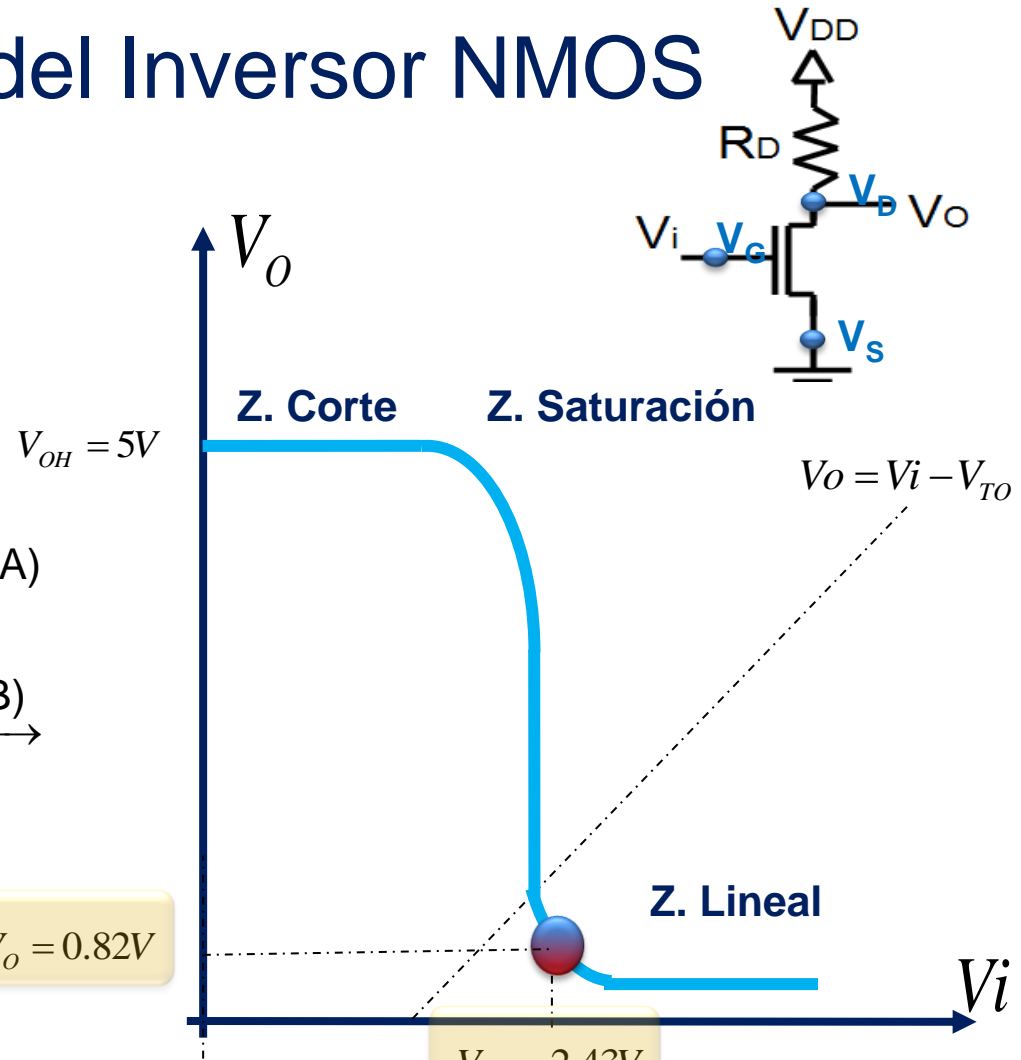
Resolviendo (A) y (C):

$$V_{IH} = 2.43V$$

$$V_o = 0.82V$$

$$V_o = 0.82V$$

$$V_{IH} = 2.43V$$



7.5.2 Ejemplo de Cálculo de Puntos característicos de la curva de transferencia del Inversor NMOS

$$\underline{V_{IL}}$$

$$\frac{5 - V_o}{10} = \frac{\beta n}{2} (V_{GS} - V_T)^2 = 0.25 \frac{mA}{V^2} (V_i - 1)^2 \quad (A)$$

$$\frac{dV_o}{dV_i} = -1 \quad (B)$$

Para utilizar esto, derivamos los 2 lados de (A) respecto a V_i quedando:

$$\frac{-1 dV_o}{10 dV_i} = \rightarrow \quad (B)$$

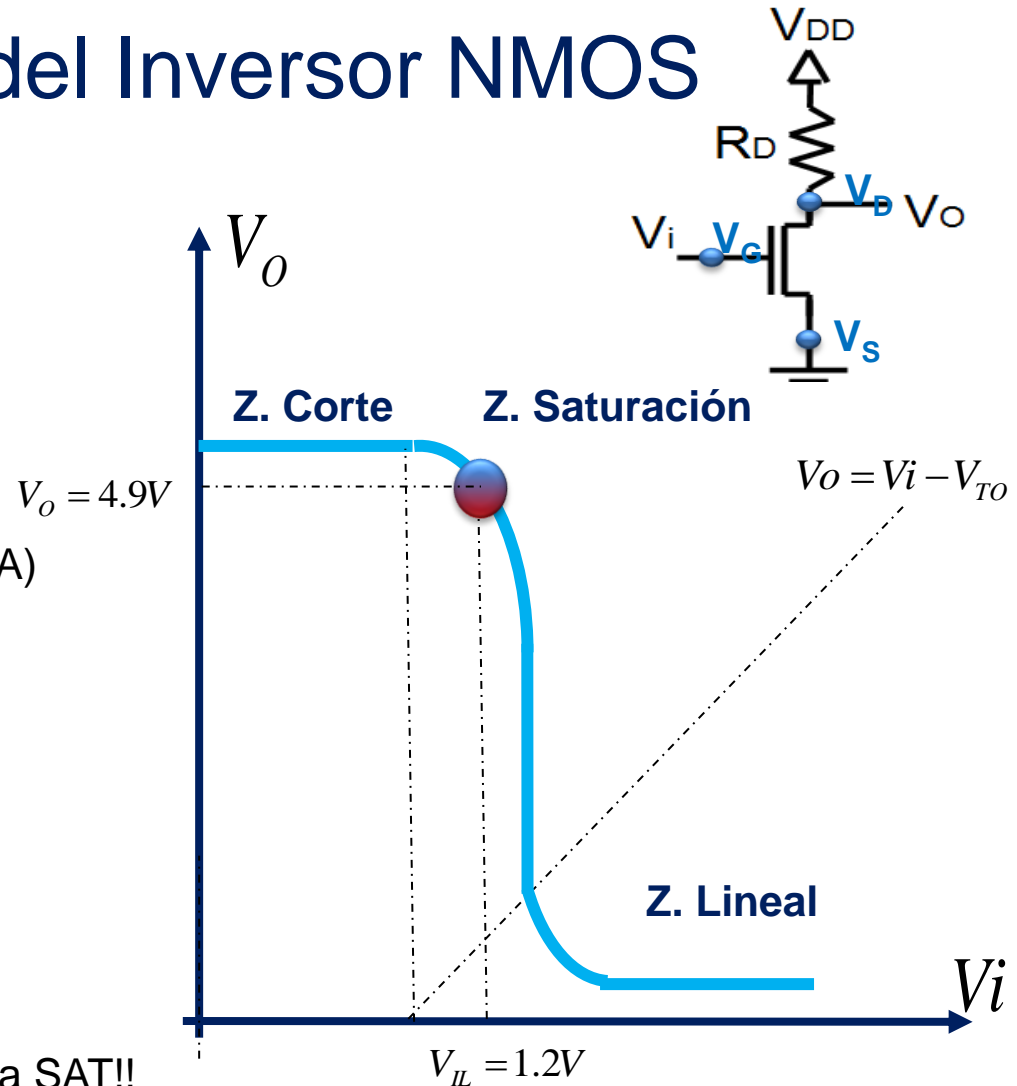
$$\frac{1}{10} = 0.5(V_i - 1) \quad (C)$$

Resolviendo (A) y (C):

$$V_{IL} = 1.2V$$

$$V_o = 4.9V$$

¡¡Comprobar Zona SAT!!



7.5.2 Ejemplo de Cálculo de Puntos característicos de la curva de transferencia del Inversor NMOS

$$\underline{V_{th}}$$

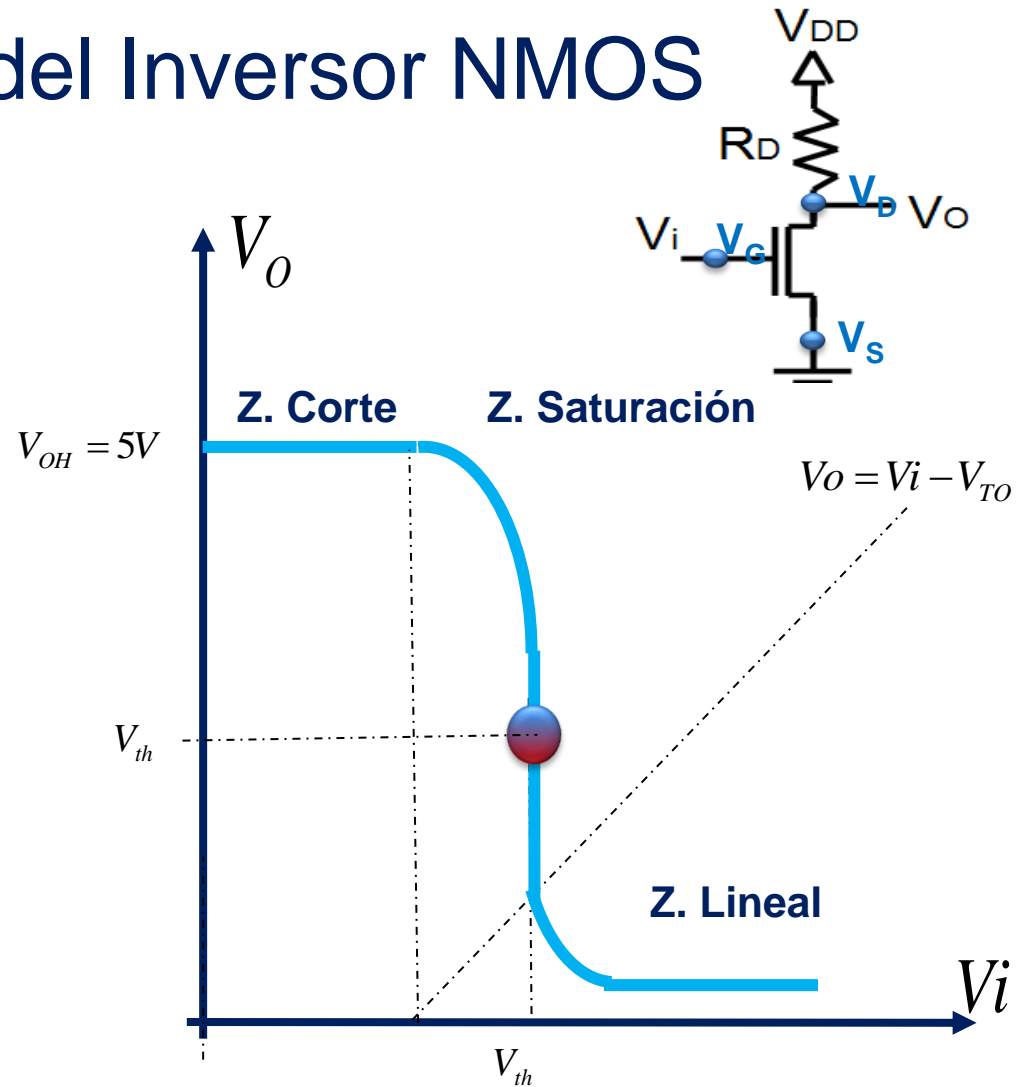
$$\frac{5 - V_O}{10} = \frac{\beta n}{2} (V_{GS} - V_T)^2 = 0.25 \frac{mA}{V^2} (V_i - 1)^2 \Rightarrow$$

$$\frac{5 - V_{th}}{10} = 0.25 \frac{mA}{V^2} (V_{th} - 1)^2$$

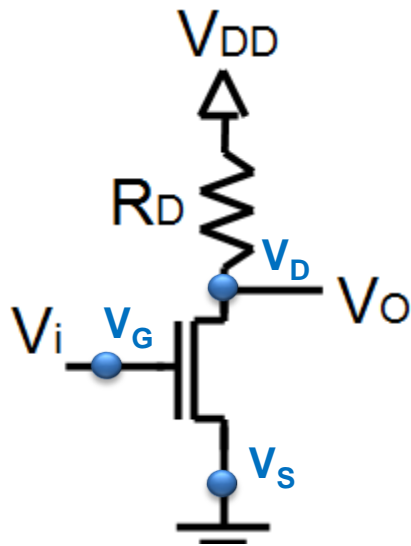
Resolvemos la ec. de segundo grado quedando:

$$V_{th} = 2.08V$$

¡¡Comprobar Zona SAT!!



7.5.3 Márgenes de Ruido del Inversor NMOS

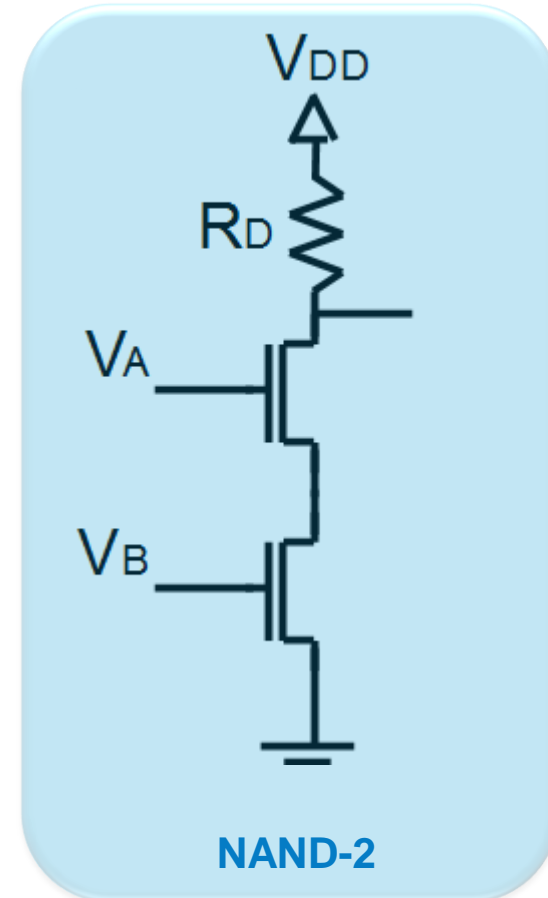
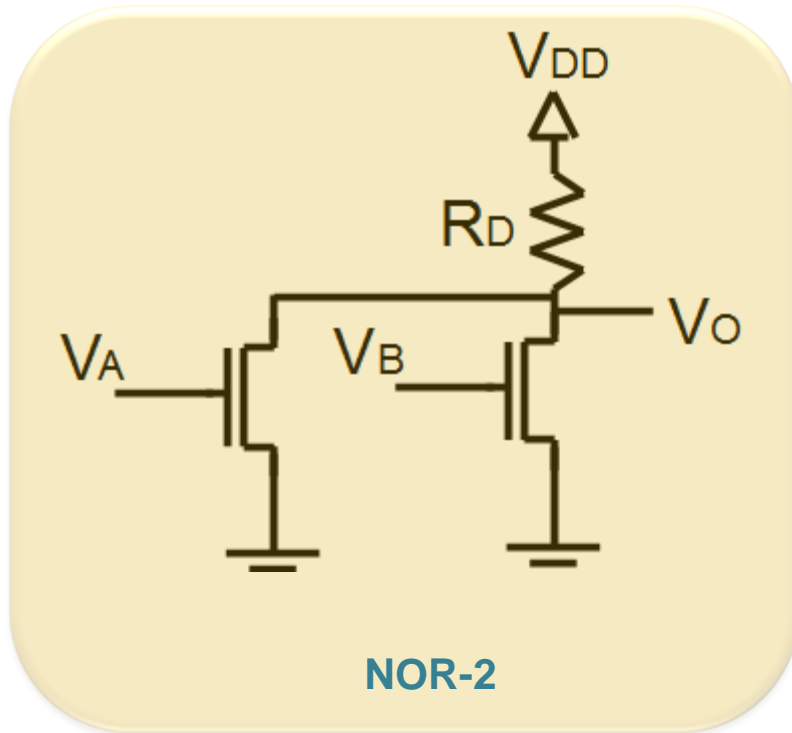


$$NM_H \equiv V_{OH} - V_{IH} = 5 - 2.43 = 2.57 \text{ V}$$

$$NM_L \equiv V_{IL} - V_{OL} = 1.2 - 0.25 = 0.95 \text{ V}$$

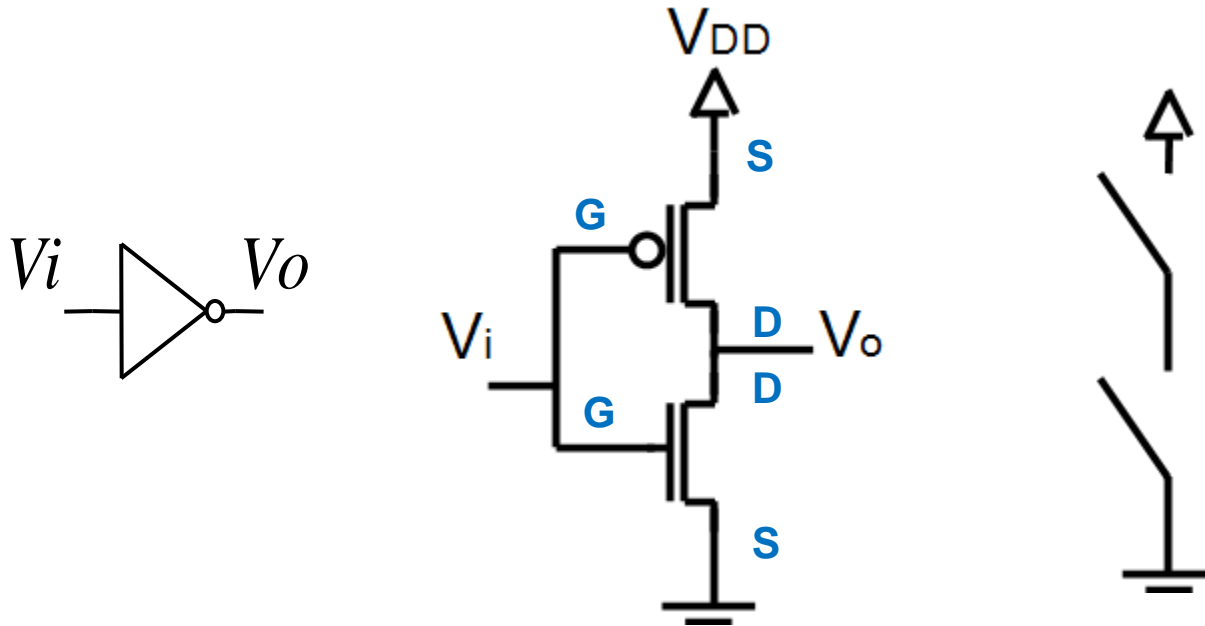
$$NM \equiv \text{Min}(NM_H, NM_L) = 0.95 \text{ V}$$

7.5.4 NAND-2 y NOR-2 NMOS



7.6 Familia CMOS

7.6.1 Inversor CMOS



$V_i \uparrow \rightarrow$ NMOS ON, PMOS OFF $\rightarrow V_o \downarrow$
 $V_i \downarrow \rightarrow$ PMOS ON, NMOS OFF $\rightarrow V_o \uparrow$

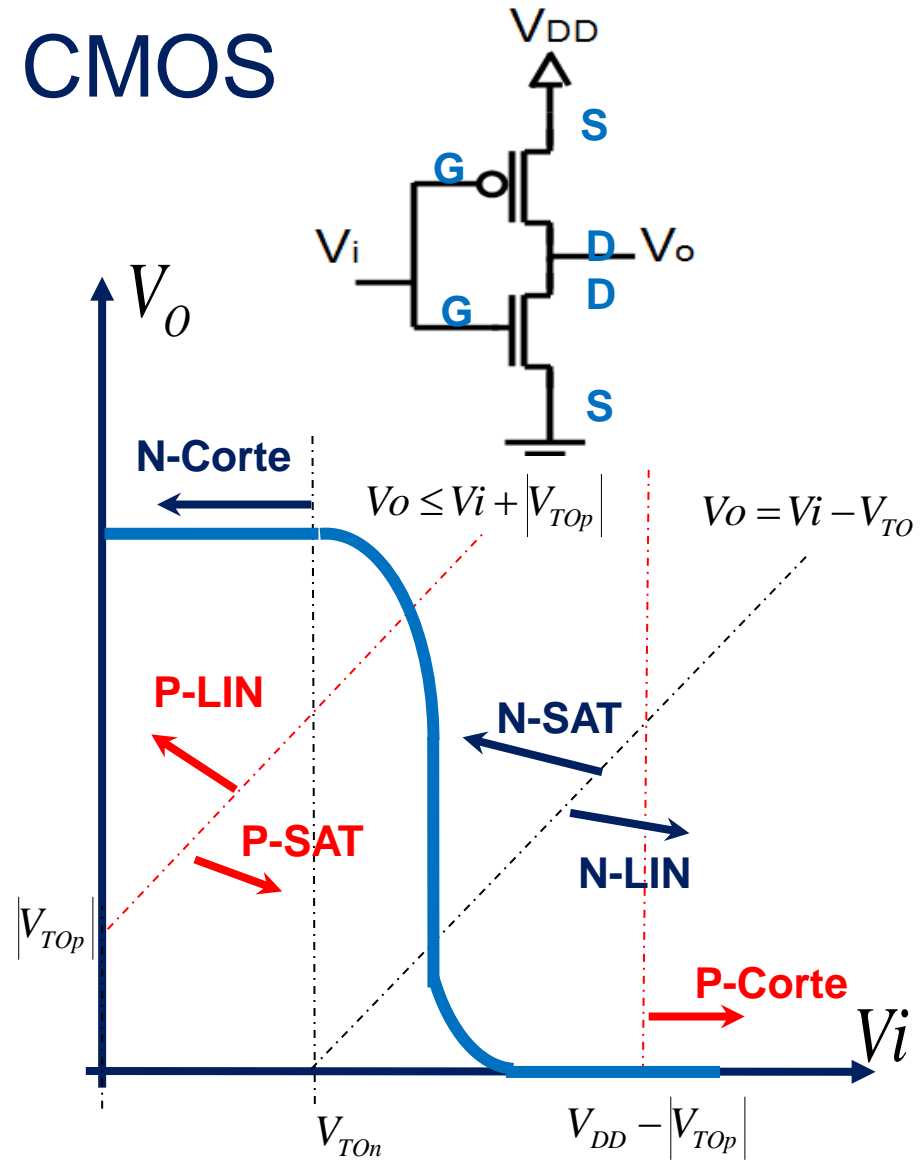
7.6.1 Función de Transferencia del Inversor CMOS

$$\left. \begin{array}{l} V_{GSn} > V_{TO n} \\ Vi > V_{TO} \end{array} \right\} \Rightarrow \text{Transistor N ON}$$

$$\left. \begin{array}{l} V_{SGp} > |V_{TOp}| \\ V_{DD} - Vi > |V_{TOp}| \\ Vi < V_{DD} - |V_{TOp}| \end{array} \right\} \Rightarrow \text{Transistor P ON}$$

$$\left. \begin{array}{l} V_{DSn} \geq V_{GSn} - V_{TO n} \\ Vo \geq Vi - V_{TO} \end{array} \right\} \Rightarrow \text{Transistor N SAT}$$

$$\left. \begin{array}{l} V_{SDp} \geq V_{SGp} - |V_{TOp}| \\ V_{DD} - Vo \geq V_{DD} - Vi - |V_{TOp}| \\ Vo \leq Vi + |V_{TOp}| \end{array} \right\} \Rightarrow \text{Transistor P SAT}$$



7.6.1 Ejemplo de Cálculo de los puntos característicos de la función de transferencia del inversor CMOS

Un inversor CMOS tiene:

$$\beta_n = \beta_p$$

$$V_{TOn} = 0.8 \text{ V}$$

$$V_{TOp} = -0.8 \text{ V}$$

$$V_{DD} = 5 \text{ V}$$

$$\underline{V_{OH}}$$

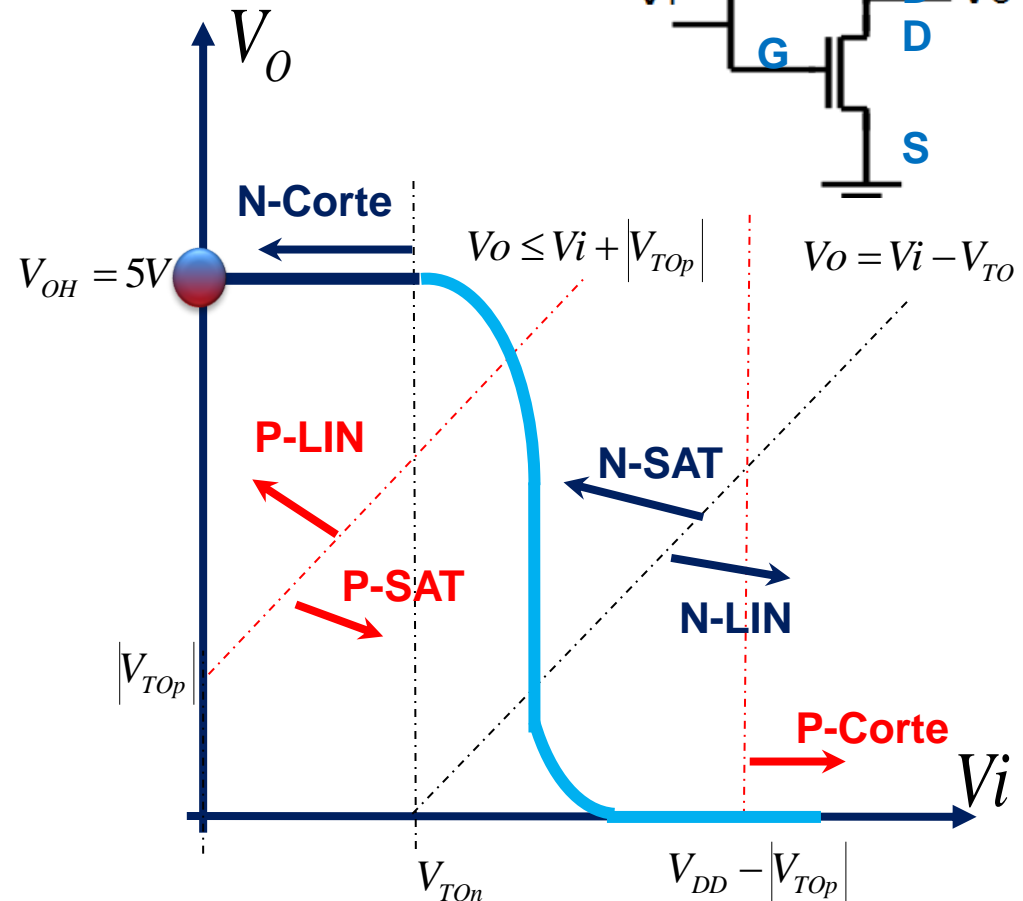
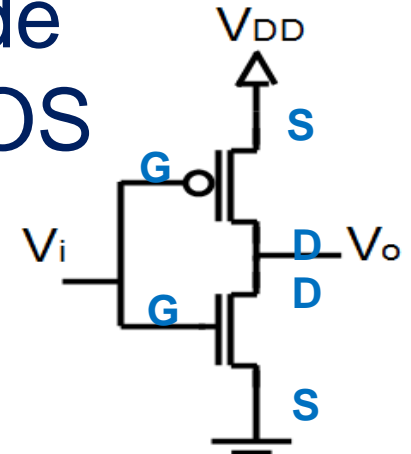
$$V_i = 0 \Rightarrow \begin{cases} NMOS \text{ OFF} \\ PMOS \text{ LIN} \end{cases}$$

$$I_P = I_N = 0$$

$$I_P = \frac{\beta_p}{2} \left[2(V_{SGp} - |V_{TOp}|)V_{SD} - V_{SD}^2 \right] = 0$$

La ecuación anterior admite como solución $V_{SDp} = V_{DD} - V_o = 0$

Luego $V_{OH} = V_o = 5 \text{ V}$.



7.6.1 Ejemplo de Cálculo de los puntos característicos de la función de transferencia del inversor CMOS

$$\underline{V_{OL}}$$

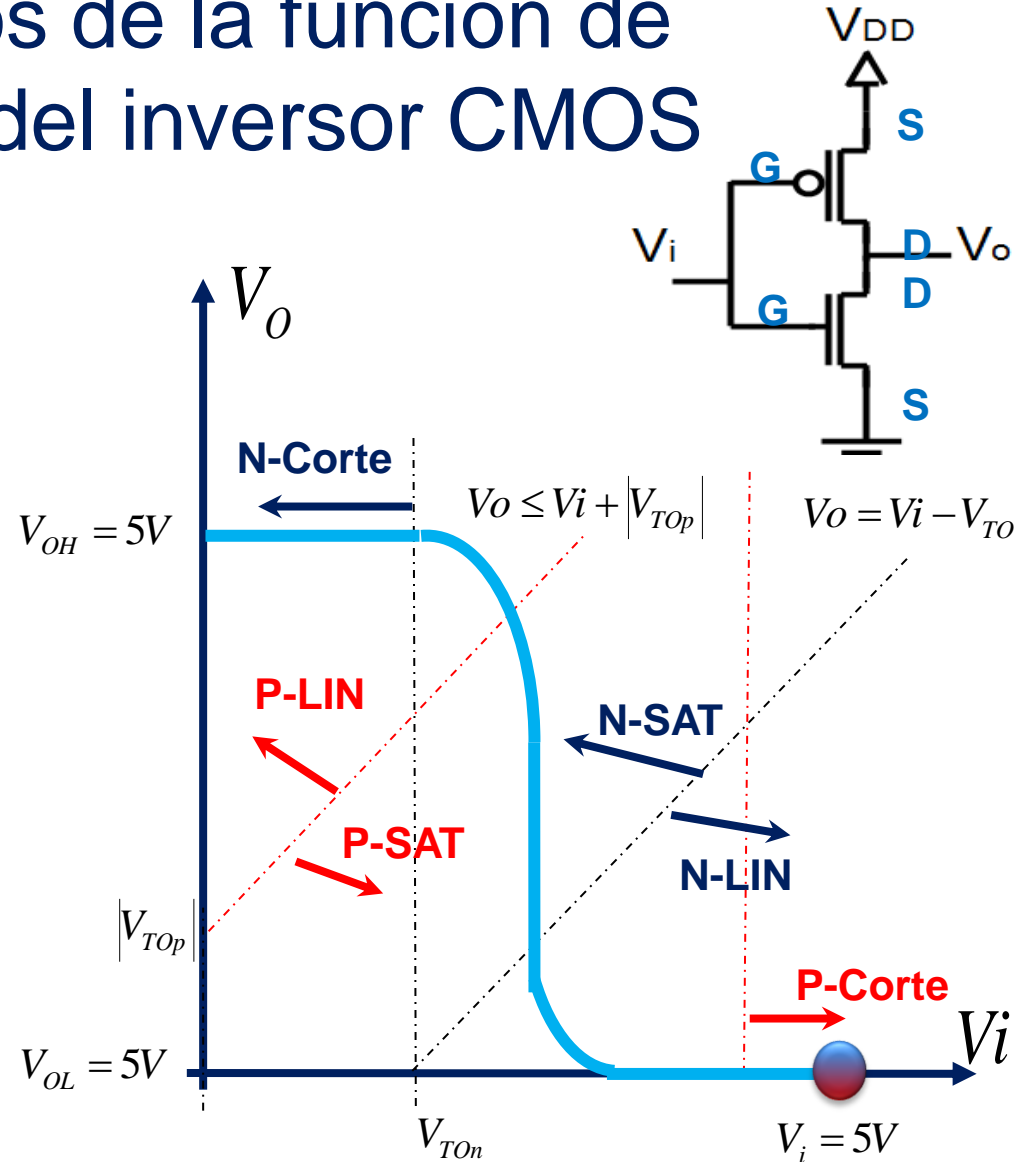
$$V_i = 5V \Rightarrow \begin{cases} NMOS \text{ LIN} \\ PMOS \text{ OFF} \end{cases}$$

$$I_N = I_P = 0$$

$$I_N = \frac{\beta_n}{2} \left[2(V_{GSn} - V_{TOn})V_{DS} - V_{DS}^2 \right] = 0$$

La ecuación anterior admite como solución $V_{DSp} = V_o = 0$

Luego $V_{OL} = V_o = 0 \text{ V.}$



7.6.1 Ejemplo de Cálculo de los puntos característicos de la función de transferencia del inversor CMOS

$$\underline{V_{IH}}$$

Suponemos $\begin{cases} NMOS\ LIN \\ PMOS\ SAT \end{cases} \quad I_N = I_P$

$$I_N = \frac{\beta_n}{2} \left[2(V_{GSn} - V_{TON})V_{DS} - V_{DS}^2 \right] = \frac{\beta_p}{2} (V_{SGp} - |V_{TOP}|)^2 = I_P$$

$$\left. \begin{aligned} \frac{\beta_n}{2} \left[2(V_i - V_{TON})V_O - V_O^2 \right] &= \frac{\beta_p}{2} (V_{DD} - V_i - |V_{TOP}|)^2 \quad (A) \\ \frac{dV_O}{dV_i} &= -1 \quad (B) \end{aligned} \right\}$$

Para utilizar esto, derivamos los 2 lados de (A) respecto a V_i quedando:

$$2V_O - 2(V_i - V_{TON}) \frac{dV_O}{dV_i} - 2V_O \frac{dV_O}{dV_i} = -2(V_{DD} - V_i - |V_{TOP}|) \quad (B)$$

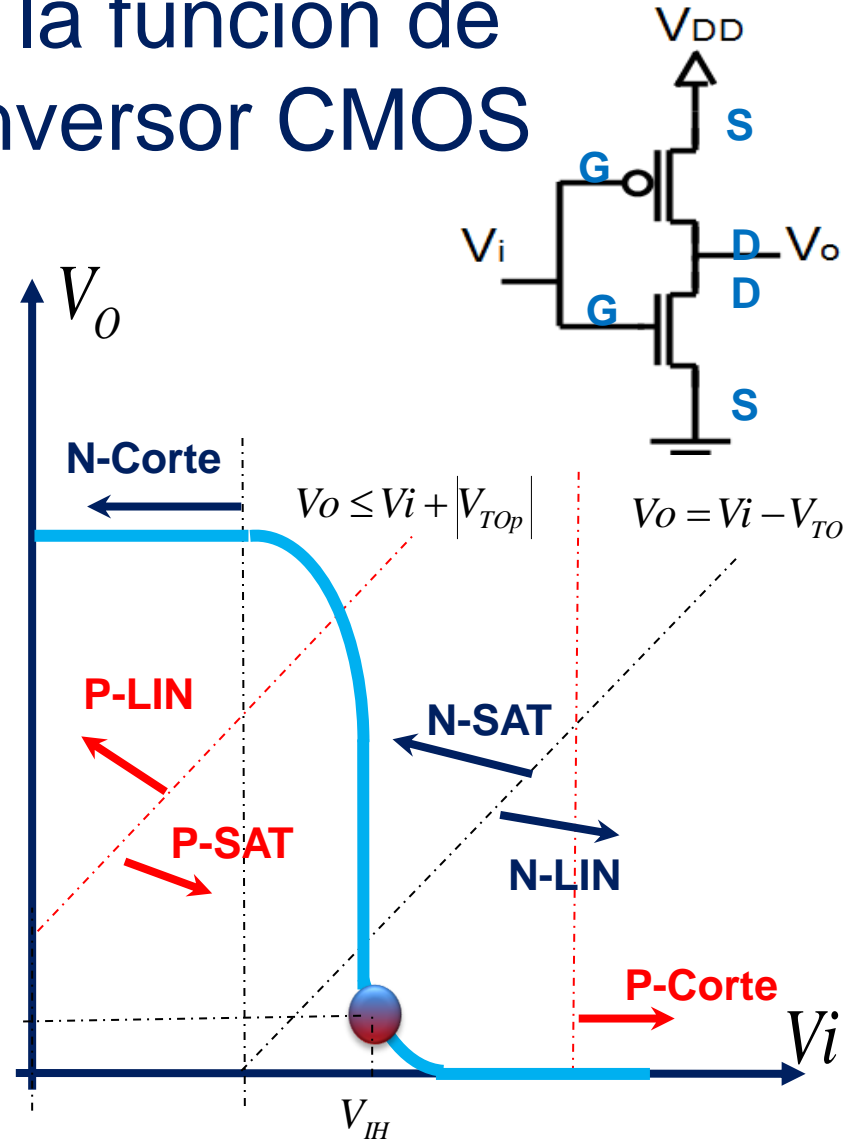
$$2V_O + 2(V_i - 0.8) = -2(5 - V_i - 0.8) \quad (C)$$

Luego de (A) y (C) resolvemos el sistema:

$$V_{IH} = 2.925V$$

$$V_O = 0.43V$$

¡¡Comprobar Zonas!!



7.6.1 Ejemplo de Cálculo de los puntos característicos de la función de transferencia del inversor CMOS

$$\underline{V_{IL}}$$

Suponemos $\begin{cases} NMOS SAT \\ PMOS LIN \end{cases} I_N = I_P$

$$I_N = \frac{\beta_n}{2} (V_{GSn} - V_{TOn})^2 = \frac{\beta_p}{2} [2(V_{SGp} - |V_{TOp}|)V_{SD} - V_{SD}^2] = I_P$$

$$\frac{\beta_n}{2} (V_i - V_{TOn})^2 = \frac{\beta_p}{2} [2(V_{DD} - V_i - |V_{TOp}|)(V_{DD} - V_o) - (V_{DD} - V_o)^2] \quad (A)$$

$$\frac{dV_o}{dV_i} = -1 \quad (B)$$

Para utilizar esto, derivamos los 2 lados de (A) respecto a V_i quedando:

$$2(V_i - V_{TOn}) = -2(V_{DD} - V_o) - 2(V_{DD} - V_i - |V_{TOp}|) \frac{dV_o}{dV_i} + 2(V_{DD} - V_o) \frac{dV_o}{dV_i} \quad (B)$$

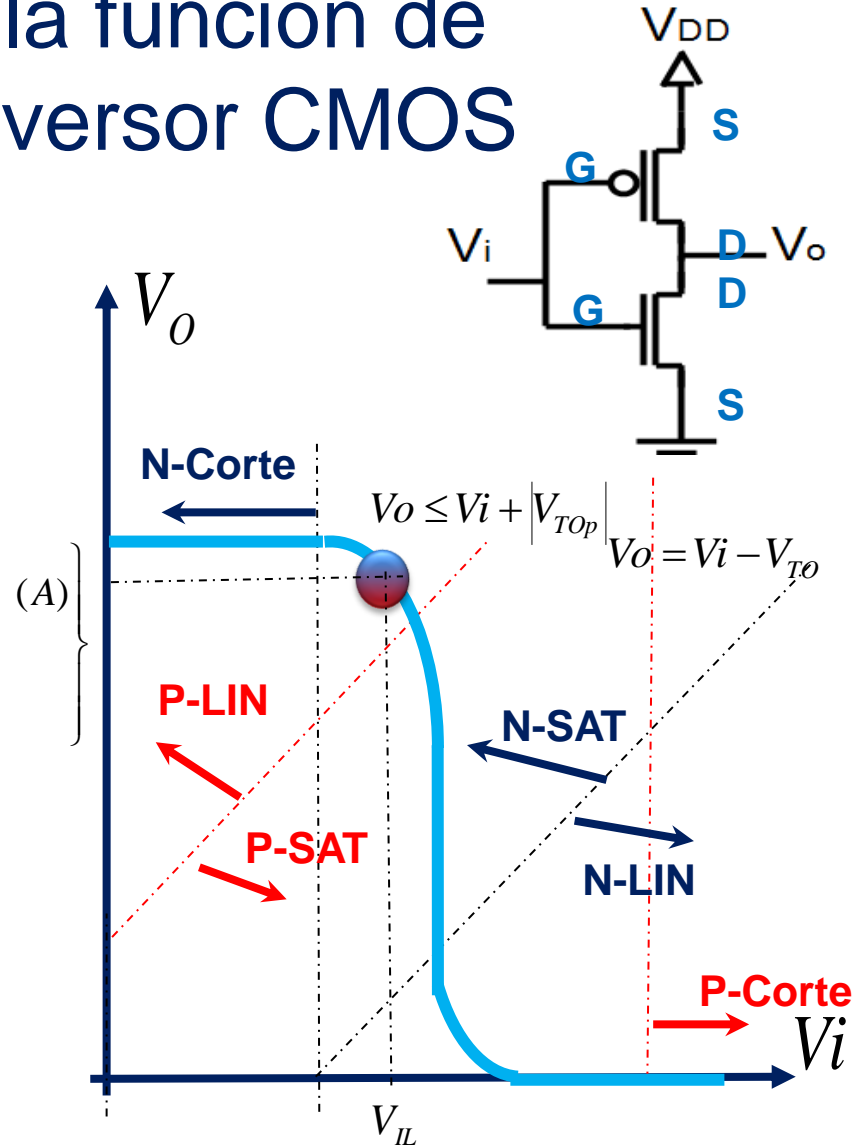
$$2(V_i - 0.8) = -2(5 - V_o) + 2(4.2 - V_i) - 2(5 - V_o) \quad (C)$$

Luego de (A) y (C) resolvemos el sistema:

$$V_{IL} = 2.075V$$

$$V_o = 4.88V$$

¡¡Comprobar Zonas!!



7.6.1 Ejemplo de Cálculo de los puntos característicos de la función de transferencia del inversor CMOS

$$\underline{V_{th}}$$

Suponemos $\begin{cases} NMOS SAT \\ PMOS SAT \end{cases} \quad I_N = I_P$

$$I_N = \frac{\beta_n}{2} (V_{GSn} - V_{TON})^2 = \frac{\beta_p}{2} (V_{SGp} - |V_{TOP}|)^2 = I_P$$

$$\frac{\beta_n}{2} (V_i - V_{TON})^2 = \frac{\beta_p}{2} (V_{DD} - V_i - |V_{TOP}|)^2$$

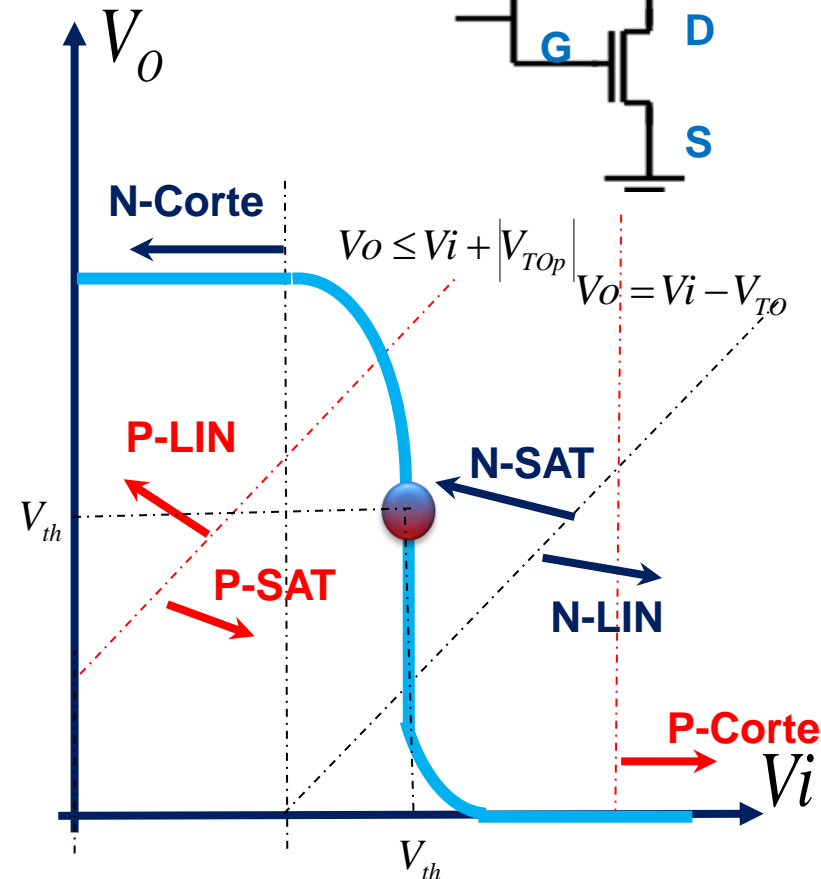
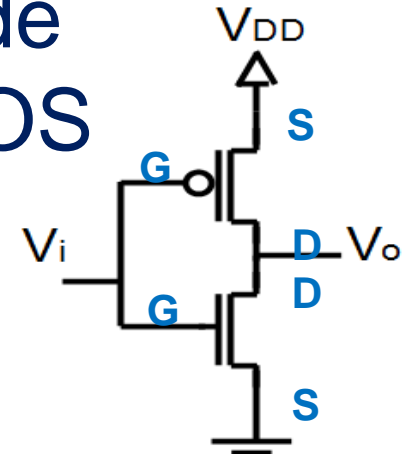
De donde:

$$V_{th} = \frac{V_{TON} + \sqrt{\frac{\beta_n}{\beta_p} (V_{DD} - |V_{TOP}|)}}{1 + \sqrt{\frac{\beta_n}{\beta_p}}}$$

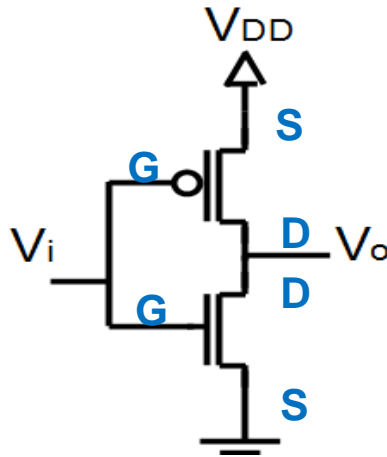
Si $\left. \begin{matrix} \beta_n = \beta_p \\ V_{TON} = V_{TOP} \end{matrix} \right\} \Rightarrow V_{th} = \frac{V_{DD}}{2}$

$$V_{th} = 2.5V$$

¡¡Comprobar Zonas!!



7.6.2 Márgenes de ruido del inversor CMOS



$$NM_H \equiv V_{OH} - V_{IH} = 5 - 2.925 = 2.075 V$$

$$NM_L \equiv V_{IL} - V_{OL} = 2.075 - 0 = 2.075 V$$

$$NM \equiv \text{Min}(NM_H, NM_L) = 2.075 V$$

En este ejemplo son iguales porque:

$$\left. \begin{array}{l} \beta_n = \beta_p \\ V_{TON} = |V_{TOP}| \end{array} \right\}$$

7.6.2 Conclusiones sobre la función de transferencia del inversor CMOS

Potencia

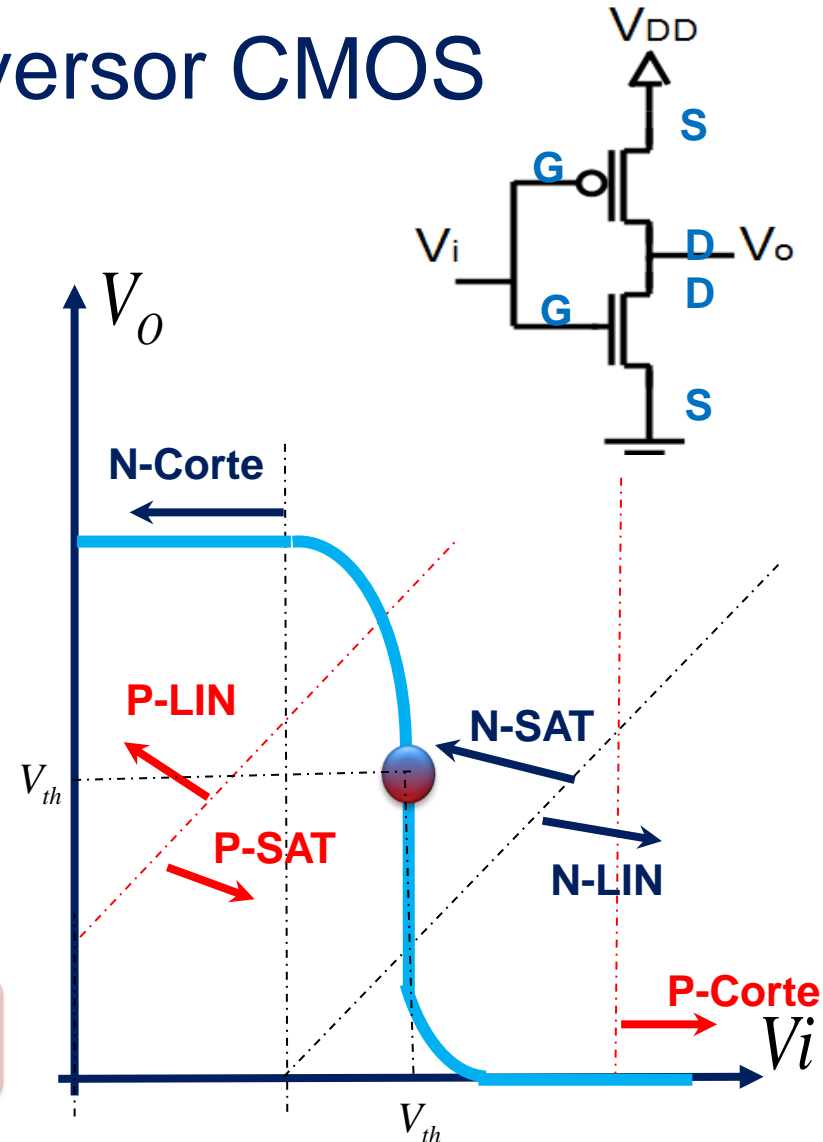
Con entradas $V_i = 0$ o $V_i = V_{DD} \rightarrow P=0$

V_{OH} y V_{OL}

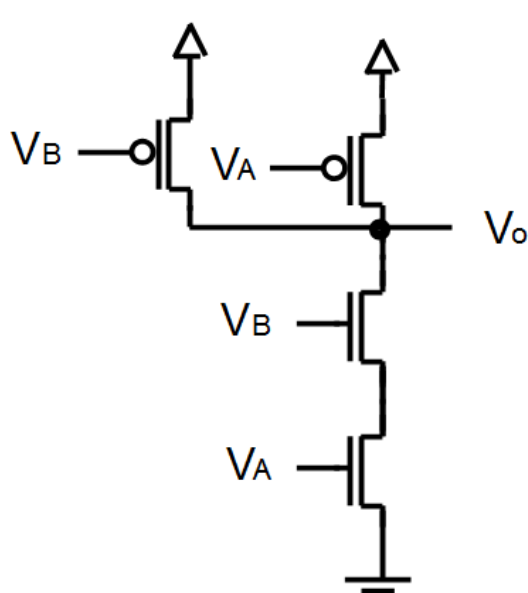
Son respectivamente V_{DD} y 0 V.

$I = 0$ en los extremos

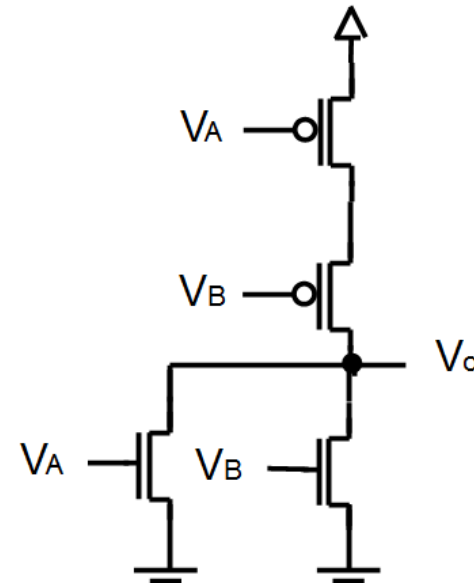
Si $I=0$ porque N-Corte o P-Corte \rightarrow el transistor que conduce está en Z. Lineal con V_{DS} o $V_{SD} = 0$



7.6.3 Funciones Canónicas CMOS



NAND-2



NOR-2

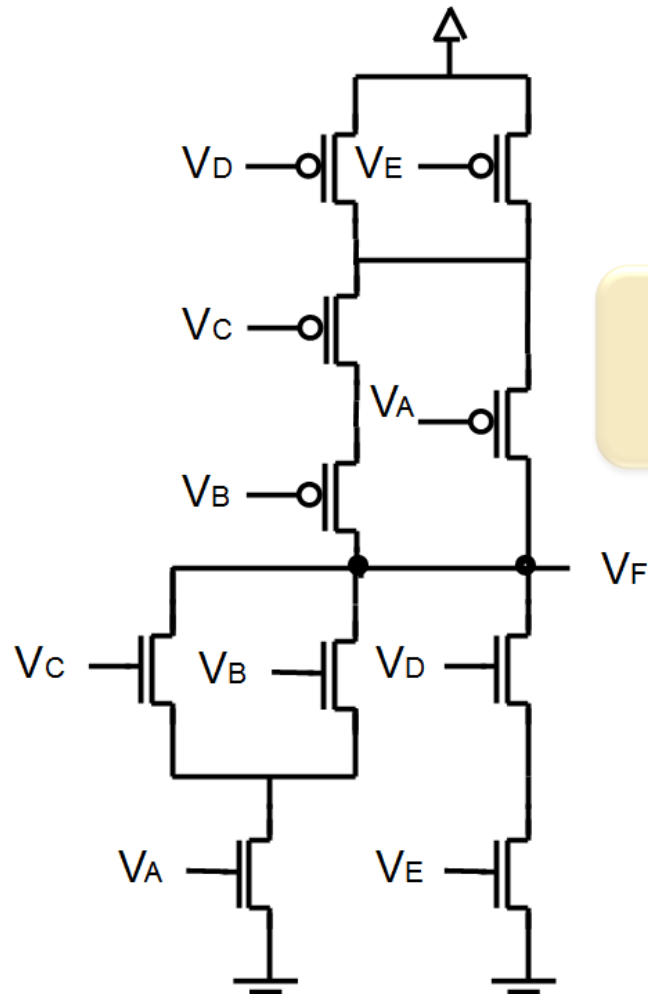
Operador AND → Transistores N en serie
Transistores P en paralelo

Operador OR → Transistores P en serie
Transistores N en paralelo

La salida es la negada de las operaciones anteriores

7.6.3 Funciones Canónicas CMOS

$$F = \overline{A(B + C) + DE}$$



Parte PMOS
DUAL de la NMOS